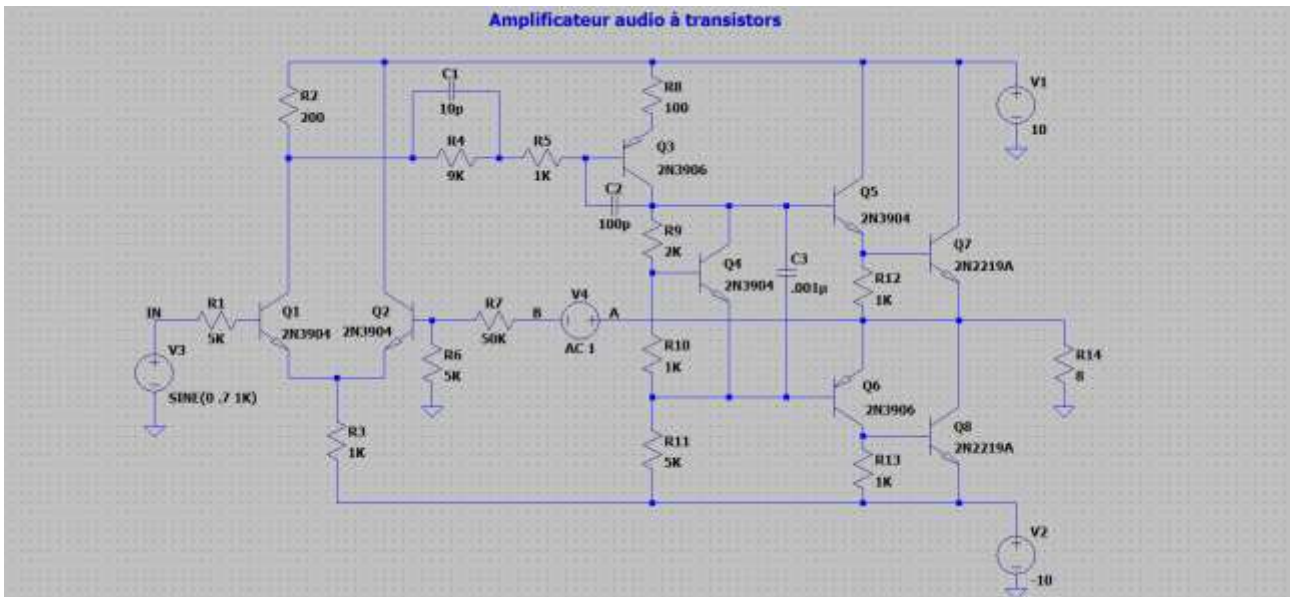


Mise en œuvre d'un logiciel de simulation (SPICE) et analyse des circuits électroniques fondamentaux.



- TP SE0 PRISE EN MAIN DU LOGICIEL
- TP SE1 MONTAGES DE BASES
- TP SE2 TRANSISTOR A JONCTION OU TRANSISTOR BIPOLAIRE 1
- TP SE3 LE TRANSISTOR A JONCTION (TRANSISTOR BIPOLAIRE) 2
- TP SE4 LE TRANSISTOR A EFFET DE CHAMP TEC ou JFET
- TP SE5 L'AMPLIFICATEUR OPERATIONNEL



IUT -Département Mesures Physiques –MP1

Avant-propos

Cette série de travaux pratiques sera réalisée avec le logiciel de simulation de circuits électroniques SPICE et elle reprend les travaux pratiques sur maquettes de la première année du DUT Mesures Physiques Marseille.

Pour la restitution et l'évaluation de votre travail, elle se fera en deux parties :

1. Vous rédigerez à part les parties indiquées **Théorie, utilisation du cours** et surlignée en jaune. Cette rédaction est demandée **par étudiant** et correspondra à la note de DS.
2. Vous rédigerez un compte rendu complet des simulations réalisées (à l'exception du premier TP SEo prise en main qui ne sera pas comptabilisé). Ce CR des 5 derniers TP **par binôme** correspondra à la note pratique.

Bonnes séances de LTspice

Enseignants (2020) : B. DUTRUCH, M. PASQUINELLI et H. THOMET

TP SEo : PRISE EN MAIN DU LOGICIEL

Nous utiliserons le logiciel SPICE (Simulation Program with Integrated Circuit Emphasis) qui est le logiciel de référence dans ce domaine.

La version de SPICE utilisée est LTspice fournie par Analog Devices (LT pour Linear Technologies)



Installation de LTSpice

<https://www.analog.com/en/design-center/design-tools-and-calculators/ltspice-simulator.html>

Il faut vous connecter au site web et choisir la version convenant au système d'exploitation de votre ordinateur.

Lors de l'installation vous pouvez spécifier un répertoire sinon par défaut le répertoire est le suivant : **C:\Program Files\LTC\LTspiceXVII**

Puis LTspice extrait des bibliothèques de composants et des exemples dans le dossier : **C:\Users\Admin\Documents\LTspiceXVII\lib\sym**

Enfin, lors de création de vos schémas vous avez le choix de votre **propre répertoire de travail**.

LTSpice et Ressources électroniques avec des apprentissages en ligne (tutorial)

Ouvrage de référence : LE SIMULATEUR LTspiceIV – Gilles Brocard – DUNOD -2013

<https://groups.io/g/LTspice>

http://twiki.org/index.php?title=Main_Page

<http://www.simonbramble.co.uk/index.htm>

<http://www.ecircuitcenter.com/AboutSPICE.htm>

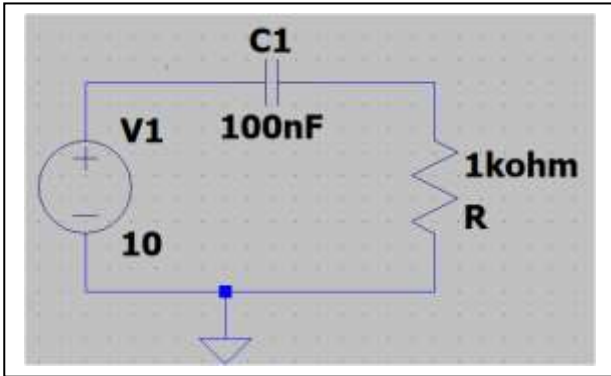
Vous pouvez vous y référer et ce n'est pas exhaustif bien sûr.

SPICE et circuits électriques

Un circuit électrique ou électronique est constitué de composants (R, L, C, Diodes, Transistors, Circuits Intégrés) et de sources de signaux (Tension, Courant,..)

La connexion entre composants s'appelle nœud de connexion et possède un numéro ou un **label** dans SPICE le nœud 0 étant réservé à la masse.

Exemple : Circuit CR avec schéma et NETLIST associée



```
*
C:\DATA\ENSEIGNEMENTS\SPICE_LT\Draft1_RC.asc
C1 N002 N001 100nF
R1 N002 0 1kohm
V1 N001 0 10
.backanno
.end
```

Les numéros de nœuds sont indiqués et entre deux nœuds le composant et sa valeur, par exemple R1 entre le nœud 2 et le nœud 0 de valeur 1kohm.

Simulation d'un circuit

La simulation du fonctionnement d'un circuit électrique (électronique) suit les opérations suivantes :

- ✓ Edition ou capture du schéma électrique
- ✓ Simulation du fonctionnement à partir d'analyses spécifiques
 - .OP (point de repos)
 - .DC (analyse en courant ou tension continu)
 - .AC (analyse fréquentielle de Bode)
 - .TRANS (analyse temporelle)
 - plus diverses autres possibilités (voir annexe en fin du document)
- ✓ Visualisation des résultats

Prise en main LTspice

Edition ou capture du schéma électrique

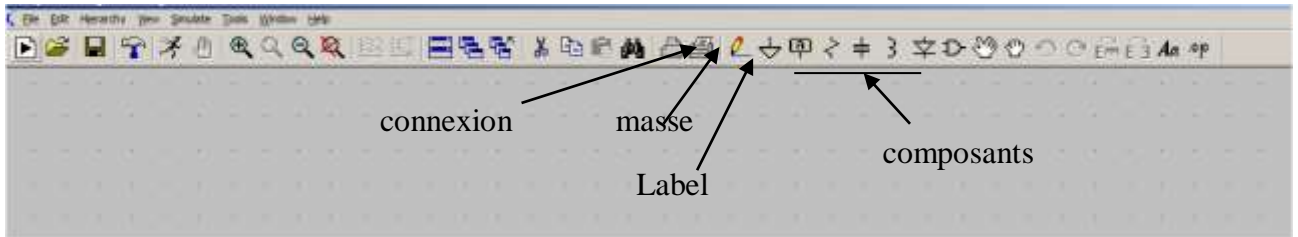
Originellement, il fallait décrire directement la NETLIST puis avec l'évolution des performances des ordinateurs la description est schématique.

LTspice permet donc dans un premier temps de dessiner le schéma électrique du circuit en utilisant des composants (résistances, transistors, amplificateur opérationnels,.....) stockés dans différentes bibliothèques.

A partir du schéma ainsi réalisé, il sera possible de créer des fichiers de descriptions (NETLIST) qui seront utilisés soit pour la **simulation** (ou pour la réalisation du circuit imprimé PCB)

Procédure

1. Démarrez le logiciel, le raccourci doit être sur le bureau
2. Sélectionnez dans la barre de menu File -> New Schematic pour obtenir



3. Sauvegarder le fichier dans votre répertoire de travail : ex : exercice0
4. Prendre un composant dans la barre menu et le placer sur le plan de travail.
5. N'oubliez pas la référence des potentiels (Masse ou GND)
6. Reliez les composants
7. Sauvegardez le schéma
8. Définissez la simulation attendue
9. Lancer la simulation
10. Visualisez et exploitez les résultats

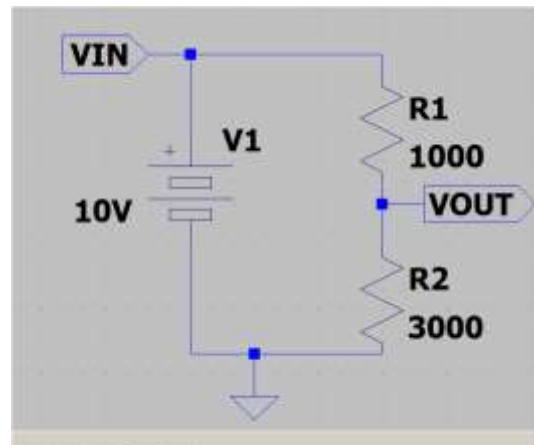
1. CIRCUIT DIVISEUR DE TENSION et analyses en tension ou courant continu

- Editez le schéma suivant

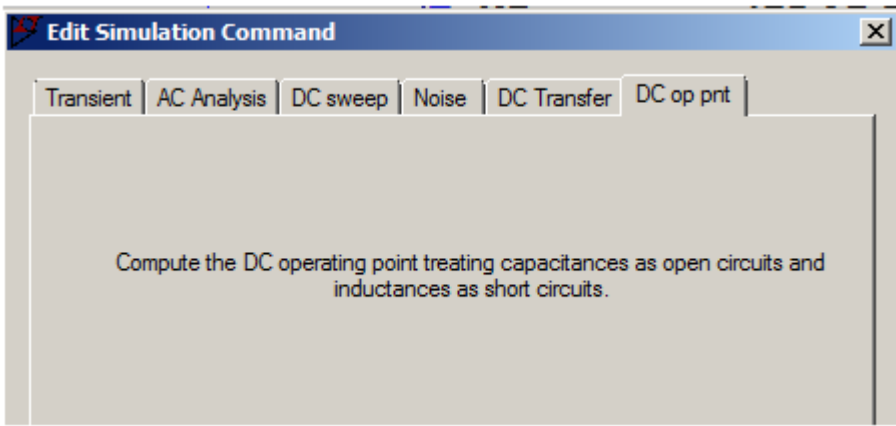
Avec :

- Un générateur de tension continue V1 (dans la library Misc (Miscellaneous), composant Battery)
- Deux résistances : R1 = 1000 Ω et R2 = 3000 Ω
- Deux labels VIN et VOUT

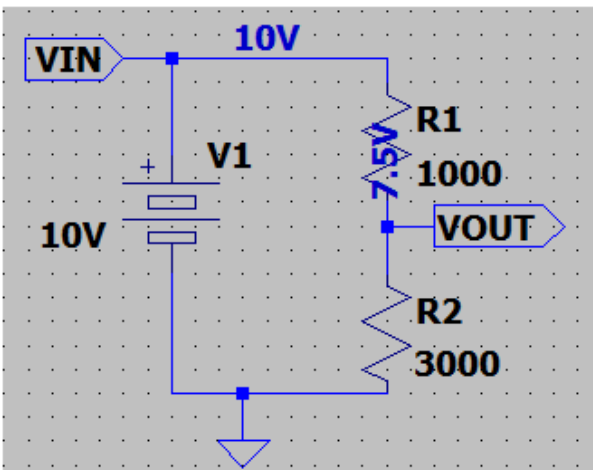
- Calculez la valeur de VOUT



1. SIMULATION DC op pnt (Point de repos ou de polarisation en régime DC)

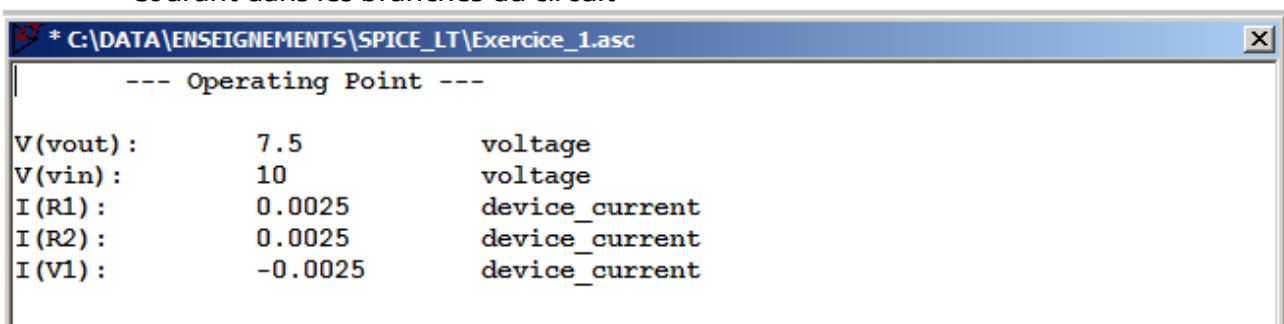


Effectuez la simulation et vous pouvez placer des sondes (click gauche souris) sur les nœuds désirés pour obtenir les valeurs de tensions. Ou bien click droit **Place .op data Label**.



Un fichier texte est créé et indique : Cette analyse affiche les valeurs

- Tensions aux nœuds du montage
- Courant dans les branches du circuit

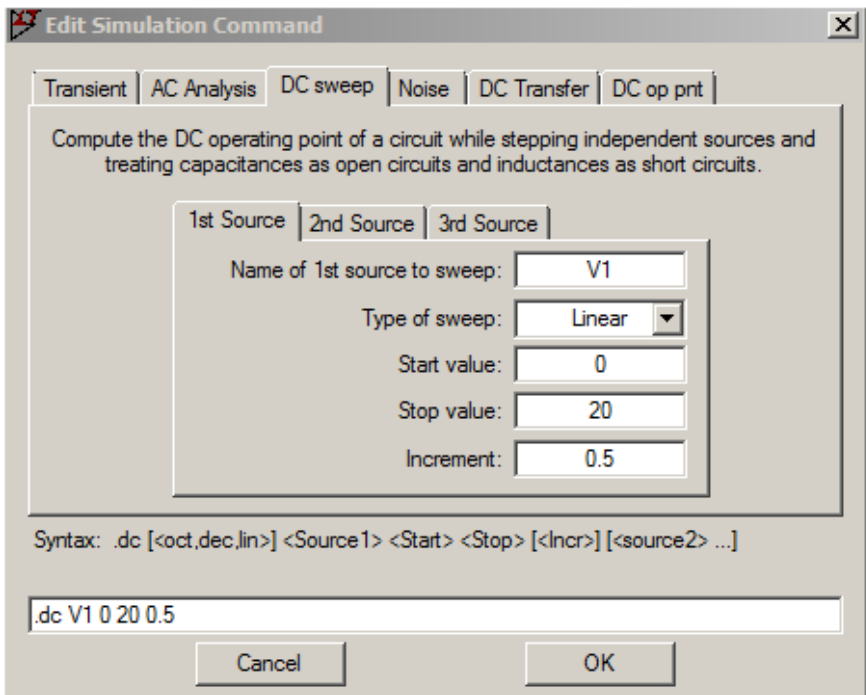


2. SIMULATION DC sweep (excursion en tension ou courant en régime DC)

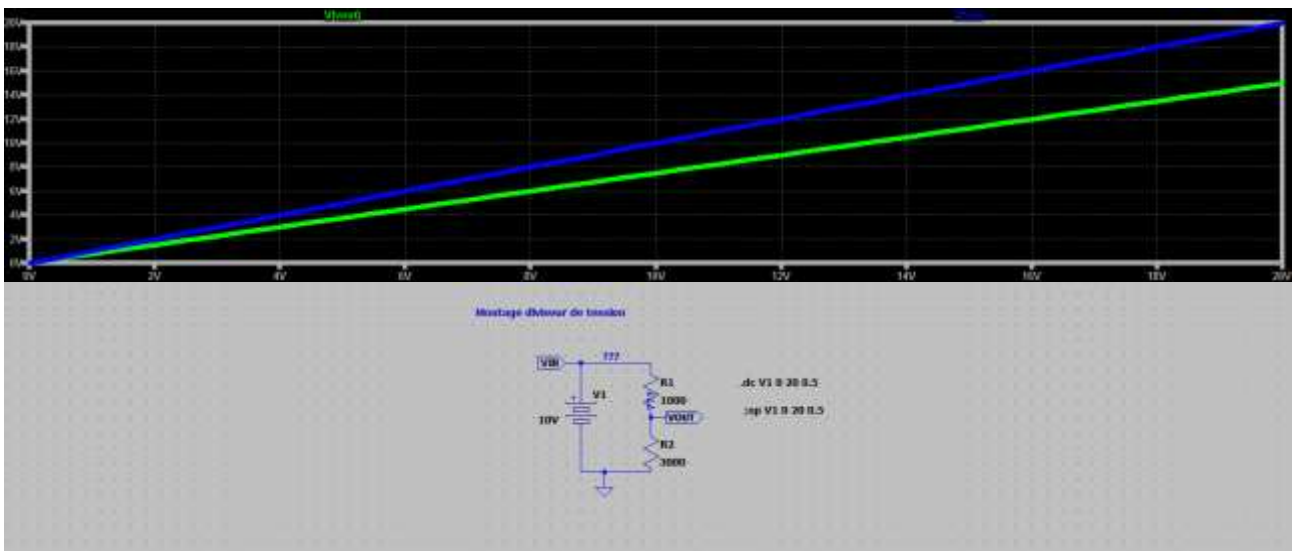
Cette analyse permet de visualiser l'évolution d'une tension, d'un courant,... En fonction de la variation d'un générateur de tension, de courant, d'un paramètre du circuit (composant, température,...)

En ouvrant l'onglet Simulate puis Edit Simulation et renseignez les paramètres suivants :

(Balayage en tension de la source V1 pour $0V < V < 20V$ par pas de 0,5V)



Lancez la simulation pour obtenir l'affichage suivant :

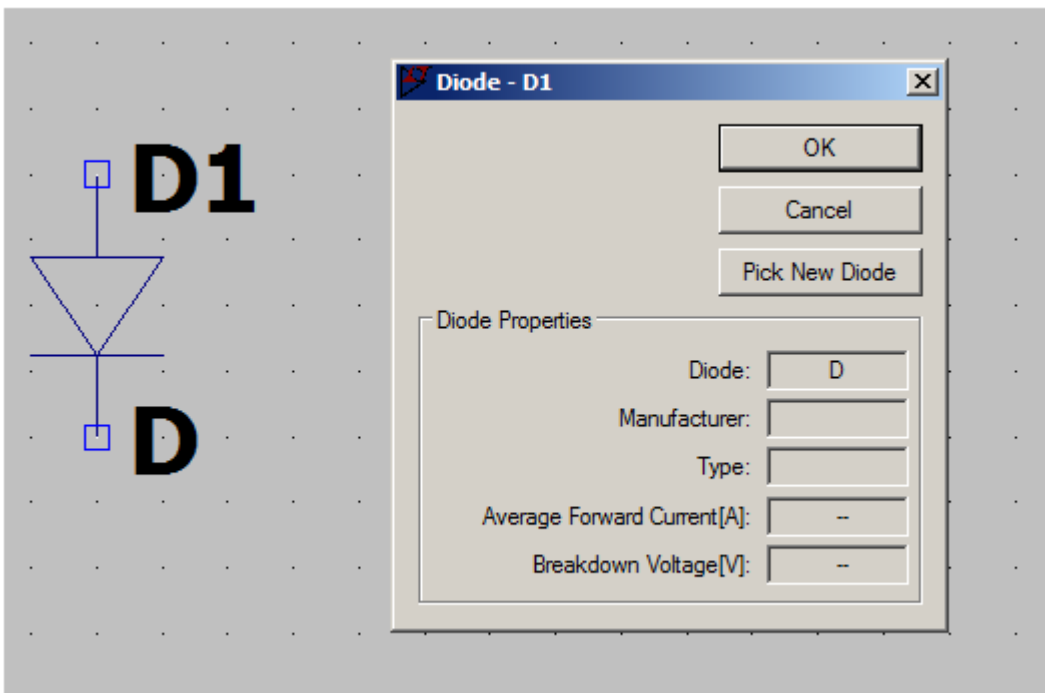


2. CARACTERISTIQUE COURANT-TENSION DIODE

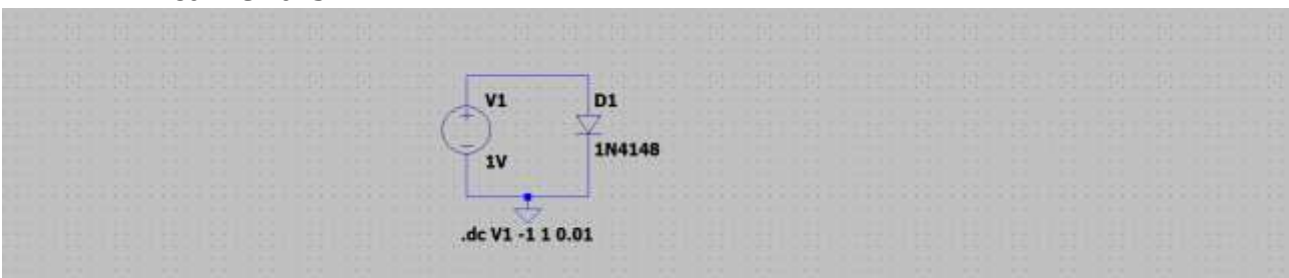
Une application intéressante de l'excursion en tension continue, est la possibilité de tracer des caractéristiques Courant-Tension de composants non linéaires (diodes, transistors,..)

Application : Tracé de la caractéristique courant-tension d'une diode silicium 1N4148

- Editez un nouveau schéma
- Dans la barre menu, sélectionnez l'item diode et placer le composant



- Cliquez sur Pick New Diode et sélectionnez 1N4148
- Complétez le schéma en ajoutant une source de tension (voltage), la masse et les connexions.



- Effectuez une analyse DC ; V1 tel que $-1V < V1 < 1V$ avec un pas de 0,01V
- Démarrez la simulation, placer alors une sonde de courant sur la diode et vous obtenez :



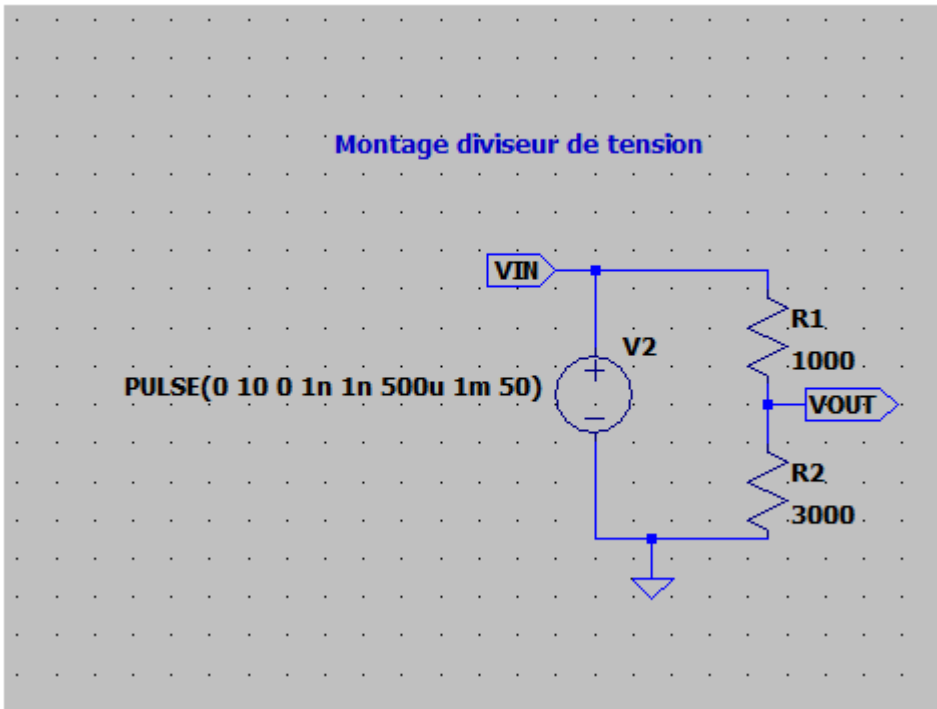
- Répondez aux questions suivantes :
 - La diode est-elle passante pour les tensions négatives ?
 - Quelle est sa tension « de coude ou de seuil » ?

3. CIRCUIT DIVISEUR DE TENSION et analyses en tension ou courant variables

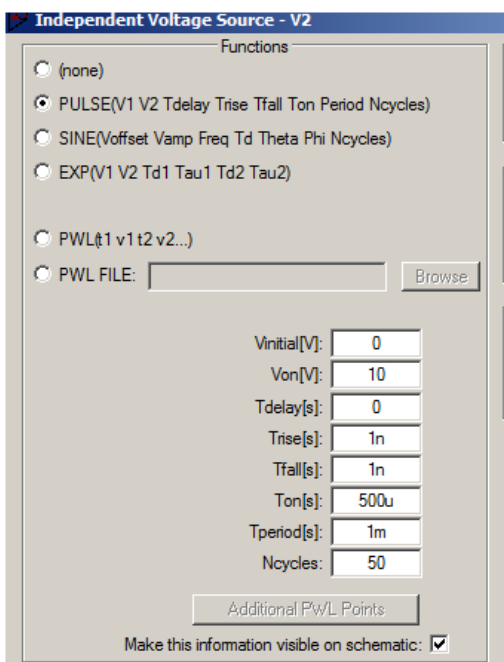
- SIMULATION TRANSIENT (ANALYSE TRANSITOIRE OU TEMPORELLE) (.TRAN)

Cette analyse permet de visualiser l'évolution temporelle d'une tension, d'un courant,.... C'est ce que l'utilisateur observerait sur un oscilloscope.

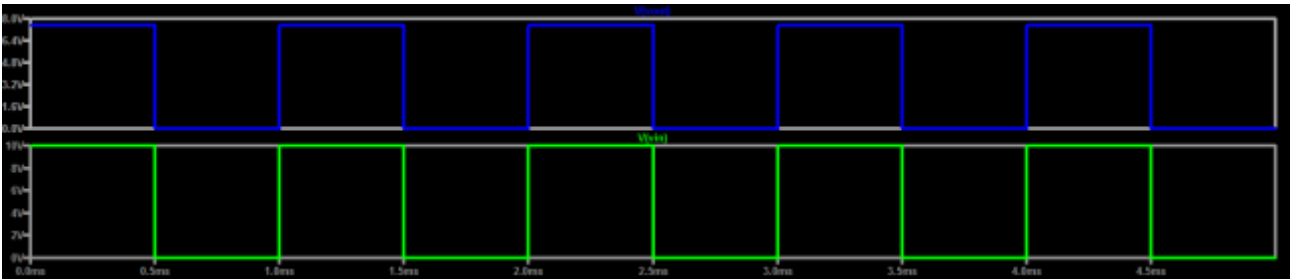
Remplacez la source de tension continue V1 par une source de tension V2 (voltage) qui peut être utilisée pour toutes les autres analyses.



Réglez alors le signal de V2 pour avoir un signal impulsionnel décrit par PULSE



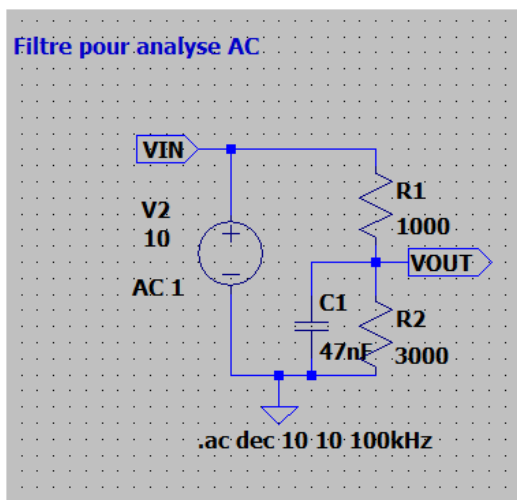
Démarrez alors la simulation pour obtenir les chronogrammes VIN(t) et VOU(t), on obtient des tracés en mode « oscilloscope »



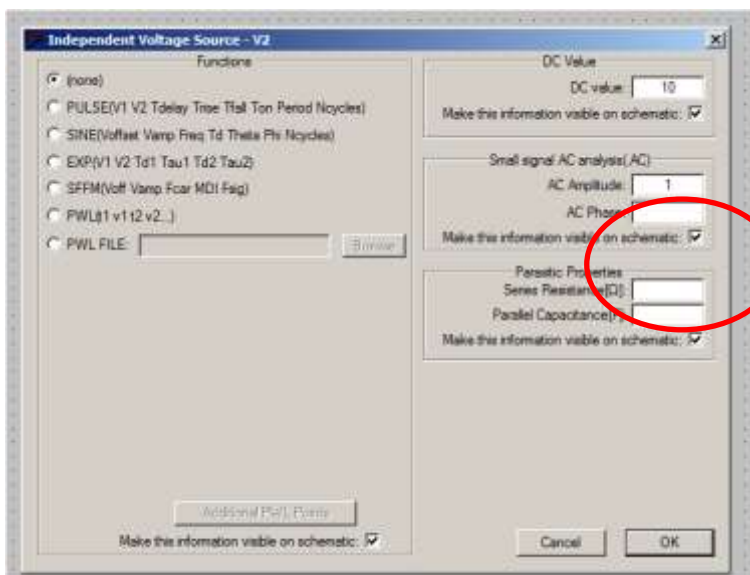
- SIMULATION POUR ANALYSE FREQUENTIELLE OU TRACE DE BODE (.AC)

Cette analyse permet le tracé des diagrammes de Bode en amplitude ou en phase et sera très utilisé pour la caractérisation des filtres ou amplificateurs.

Pour mettre en évidence cette analyse, le circuit est modifié :

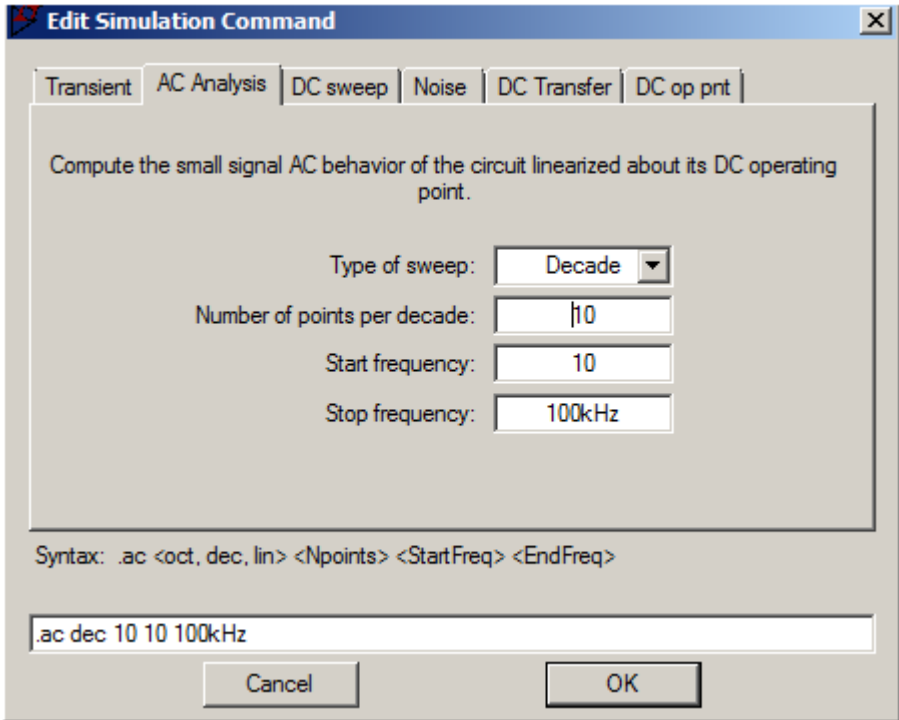


L'ajout de C1 en parallèle sur la résistance R2 confère au circuit un comportement filtre passe bas.



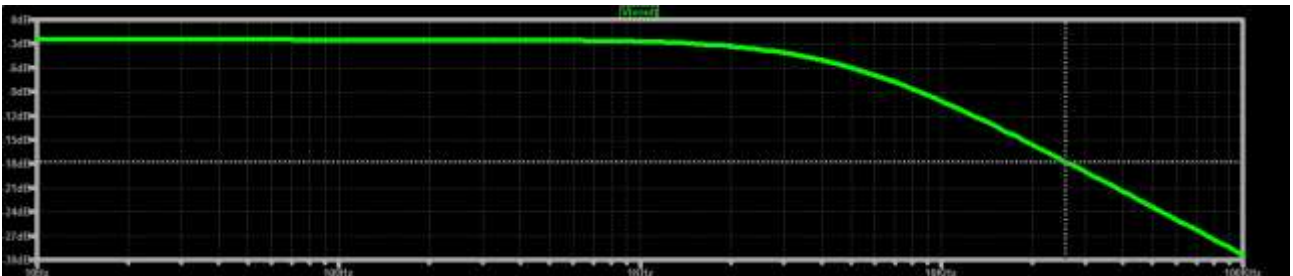
Il vous faut définir l'amplitude AC de V2, on prend en général 1V et une phase à l'origine de 0 degré (valeur par défaut)

- Réglez alors les paramètres pour l'analyse AC



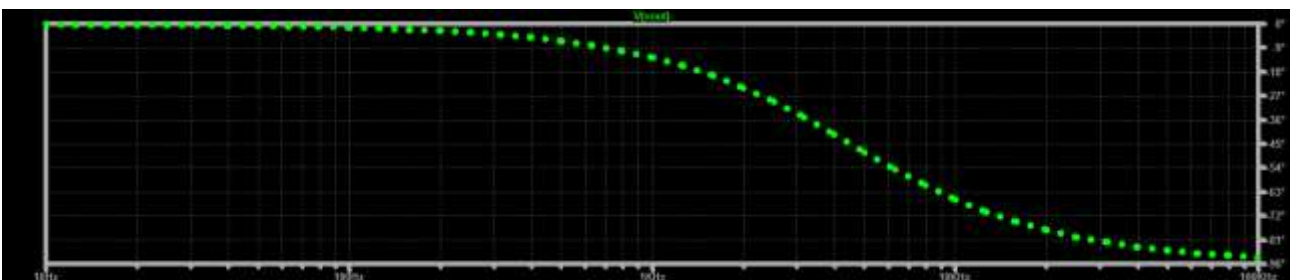
L'excursion de fréquence sera donc de 10Hz à 100kHz avec 10 points par décade

- Effectuez la simulation pour obtenir



- Donnez la nature du filtre
- Mesurez graphiquement sa fréquence de coupure, vous pouvez utiliser les curseurs sur le tracé et le positionner au bon endroit.

Observez maintenant la variation de phase :



- Mesurez la valeur du déphasage pour la fréquence de coupure.

Annexe

LTspice HotKeys																																		
	Schematic	Symbol	Waveform	Netlist																														
Modes	ESC – Exit Mode	ESC – Exit Mode																																
	F3 – Draw Wire																																	
	F5 – Delete	F5 – Delete	F5 – Delete																															
	F6 – Duplicate	F6 – Duplicate																																
	F7 – Move	F7 – Move																																
	F8 – Drag	F8 – Drag																																
	F9 – Undo	F9 – Undo	F9 – Undo	F9 – Undo																														
	Shift+F9 – Redo	Shift+F9 – Redo	Shift+F9 – Redo	Shift+F9 – Redo																														
View	Ctrl+Z – Zoom Area	Ctrl+Z – Zoom Area	Ctrl+Z – Zoom Area																															
	Ctrl+B – Zoom Back	Ctrl+B – Zoom Back	Ctrl+B – Zoom Back																															
	Space – Zoom Fit		Ctrl+E – Zoom Extents																															
	Ctrl+G – Toggle Grid		Ctrl+G – Toggle Grid	Ctrl+G – Goto Line #																														
	U – Mark Unncon. Pins	Ctrl+W – Attribute Window	'0' – Clear																															
	A – Mark Text Anchors	Ctrl+A – Attribute Editor	Ctrl+A – Add Trace																															
	Alt+Click – Power		Ctrl+Y – Vertical Autorange	Ctrl+R – Run Simulation																														
	Ctrl+Click – Attr. Edit		Ctrl+Click – Average																															
Ctrl+H – Halt Simulation		Ctrl+H – Halt Simulation	Ctrl+H – Halt Simulation																															
Place	R – Resistor	R – Rectangle	<table border="1"> <thead> <tr> <th colspan="2">Command Line Switches</th> </tr> <tr> <th>Flag</th> <th>Short Description</th> </tr> </thead> <tbody> <tr> <td>-ascii</td> <td>Use ASCII .raw files. (Degrades performance!)</td> </tr> <tr> <td>-b</td> <td>Run in batch mode.</td> </tr> <tr> <td>-big or -max</td> <td>Start as a maximized window</td> </tr> <tr> <td>-encrypt</td> <td>Encrypt a model library</td> </tr> <tr> <td>-FastAccess</td> <td>Convert a binary .raw file to Fast Access Format</td> </tr> <tr> <td>-netlist</td> <td>Convert a schematic to a netlist</td> </tr> <tr> <td>-nowine</td> <td>Prevent use of WINE(Linux) workarounds</td> </tr> <tr> <td>-PCBnetlist</td> <td>Convert a schematic to a PCB netlist</td> </tr> <tr> <td>-registry</td> <td>Store user preferences in the registry</td> </tr> <tr> <td>-Run</td> <td>Start simulating the schematic on open</td> </tr> <tr> <td>-SOI</td> <td>Allow MOSFET's to have up to 7 nodes in subcircuit</td> </tr> <tr> <td>-uninstall</td> <td>Executes one step of the uninstallation process</td> </tr> <tr> <td>-wine</td> <td>Force use of WINE(Linux) workarounds</td> </tr> </tbody> </table>		Command Line Switches		Flag	Short Description	-ascii	Use ASCII .raw files. (Degrades performance!)	-b	Run in batch mode.	-big or -max	Start as a maximized window	-encrypt	Encrypt a model library	-FastAccess	Convert a binary .raw file to Fast Access Format	-netlist	Convert a schematic to a netlist	-nowine	Prevent use of WINE(Linux) workarounds	-PCBnetlist	Convert a schematic to a PCB netlist	-registry	Store user preferences in the registry	-Run	Start simulating the schematic on open	-SOI	Allow MOSFET's to have up to 7 nodes in subcircuit	-uninstall	Executes one step of the uninstallation process	-wine	Force use of WINE(Linux) workarounds
	Command Line Switches																																	
	Flag	Short Description																																
	-ascii	Use ASCII .raw files. (Degrades performance!)																																
	-b	Run in batch mode.																																
	-big or -max	Start as a maximized window																																
	-encrypt	Encrypt a model library																																
	-FastAccess	Convert a binary .raw file to Fast Access Format																																
	-netlist	Convert a schematic to a netlist																																
	-nowine	Prevent use of WINE(Linux) workarounds																																
-PCBnetlist	Convert a schematic to a PCB netlist																																	
-registry	Store user preferences in the registry																																	
-Run	Start simulating the schematic on open																																	
-SOI	Allow MOSFET's to have up to 7 nodes in subcircuit																																	
-uninstall	Executes one step of the uninstallation process																																	
-wine	Force use of WINE(Linux) workarounds																																	
C – Capacitor	C – Circle																																	
L – Inductor	L – Line																																	
D – Diode	A – Arc																																	
G – GND																																		
S – Spice Directive																																		
T – Text	T – Text																																	
F2 – Component																																		
F4 – Label Net																																		
Ctrl+E – Mirror	Ctrl+E – Mirror																																	
Ctrl+R – Rotate	Ctrl+R – Rotate																																	

Simulator Directives – Dot Commands				
Command	Short Description			
.AC	Perform a Small Signal AC Analysis			
.BACKANNO	Annotate Subcircuit Pin Names on Port Currents			
.DC	Perform a DC Source Sweep Analysis			
.END	End of Netlist			
.ENDS	End of Subcircuit Definition			
.FOUR	Compute a Fourier Component			
.FUNC	User Defined Functions			
.FERRET	Download a File Given the URL			
.GLOBAL	Declare Global Nodes			
.IC	Set Initial Conditions			
.INCLUDE	Include another File			
.LIB	Include a Library			
.LOADBIAS	Load a Previously Solved DC Solution			
.MEASURE	Evaluate User-Defined Electrical Quantities			
.MODEL	Define a SPICE Model			
.NET	Compute Network Parameters in a .AC Analysis			
.NODESET	Supply Hints for Initial DC Solution			
.NOISE	Perform a Noise Analysis			
.OP	Find the DC Operating Point			
.OPTIONS	Set Simulator Options			
.PARAM	User-Defined Parameters			
.SAVE	Limit the Quantity of Saved Data			
.SAVEBIAS	Save Operating Point to Disk			
.STEP	Parameter Sweeps			
.SUBCKT	Define a Subcircuit			
.TEMP	Temperature Sweeps			
.TF	Find the DC Small-Signal Transfer Function			
.TRAN	Do a Nonlinear Transient Analysis			
.WAVE	Write Selected Nodes to a .WAV file			

Suffix		Suffix		Constants	
		f	1e-15	E	2.7182818284590452354
T	1e12	p	1e-12	Pi	3.14159265358979323846
G	1e9	n	1e-9	K	1.3806503e-23
Meg	1e6	u	1e-6	Q	1.602176462e-19
K	1e3	M	1e-3	TRUE	1
		mil	25.4e-6	FALSE	0

©2018 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners. Ahead of What's Possible is a trademark of Analog Devices. LTspice-9/16[E]

analog.com



LTspice

TP SE1 : MONTAGES DE BASES

Ce premier TP vous permettra d'analyser des circuits électroniques simples, ces analyses seront réalisées

- pour vérifier les valeurs de polarisation (tension, courant) aux différents nœuds des montages, ceci permettra par exemple de distinguer des régimes de fonctionnement pour les diodes. **Analyse DC op**
- Pour visualiser les signaux $V(t)$ ou $I(t)$ aux bornes des composants **Analyse Trans**

A – Montages résistifs

- 1 - Editez un montage pont diviseur permettant de diviser par deux la tension d'alimentation du pont.
- 2 - Alimentez le pont par un signal sinusoïdal de valeur crête-crête égale à 2V (à ajuster en utilisant l'oscilloscope voie 1) et de fréquence $f = 1000$ Hz.
- 3- A l'aide d'une analyse temporelle (**Transient**) Observez et mesurez sur la voie 2 de l'oscilloscope la tension divisée.
- 4 - Représentez les chronogrammes avec les échelles et les unités sur deux périodes.

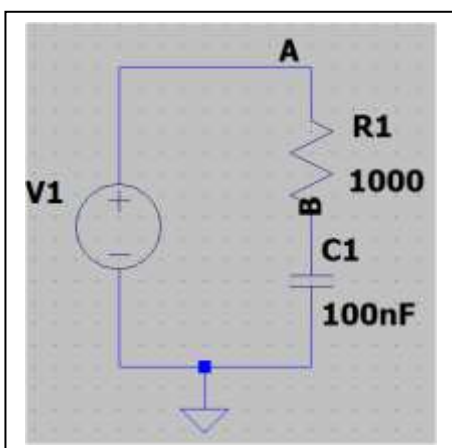
Nota : ici oscilloscope sous-entend les tracés des simulations (plot)

B – Montages associant résistance et condensateur

Editez le montage suivant :

Avec $R1 = 1000$ ohms, $C1 = 100$ nF et $V(t)$ une tension sinusoïdale de fréquence égale à 1 kHz et d'amplitude maximale égale à 2 V soit : $V(t) = 2 \cdot \sin(2 \cdot \pi \cdot f \cdot t)$

Théorie : Donnez l'expression en notation complexe de la tension V_B (tension aux bornes de $C1$) et l'expression de son module V_B .



Manipulation : **analyse temporelle Transient**

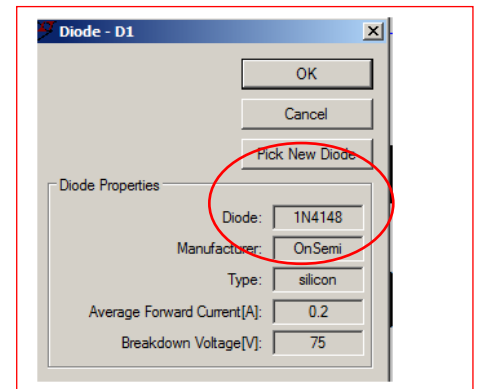
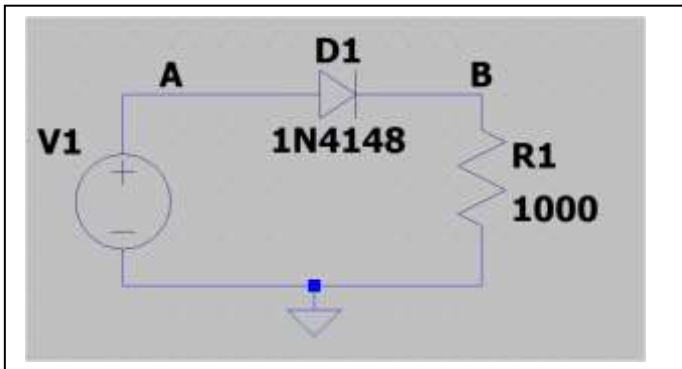
- 1 – Observez $V_A(t)$ et $V_B(t)$ sur trois périodes, les signaux sont t'ils en phase ?
- 2 – Calculez graphiquement les valeurs efficaces de V_A et V_B
- 3 – Retrouvez la valeur de $C1$ par le calcul
- 4 – Comparez le résultat à la valeur indiquée sur le schéma

C- Montages associant composants passifs et actifs

C1 - Montage redresseur et/ou détecteur de crête (diode D1N4148)

Editez le montage suivant : V1 sera une tension sinusoïdale : $V = V(t) = V\sin(2.\pi. f. t)$ ou V = 5 volts et f = 1kHz

Simulez le fonctionnement en mode temporel sur 5 périodes du signal V(t)



a – Observez les tensions aux points A et B et représentez-les sur votre compte-rendu. Mesurer ensuite la valeur moyenne (DC) de la tension V_B (**CTRL + CLICK GAUCHE sur le nom du tracé**)

b – Placez en parallèle sur la résistance R un condensateur C = 1nF. Observez avec l'oscilloscope les tensions aux points A et B et représentez-les sur votre compte-rendu Mesurer la valeur moyenne (DC) de la tension V_B

c – Remplacez le condensateur C par un autre de valeur : C = 10 nF. Observez avec l'oscilloscope les tensions aux points A et B et représentez-les sur votre compte-rendu Mesurer la valeur moyenne (DC) de la tension V_B

d – Remplacez le condensateur C par un autre de valeur : C = 100 nF. Observez avec l'oscilloscope les tensions aux points A et B et représentez-les sur votre compte-rendu Mesurer la valeur moyenne (DC) de la tension V_B

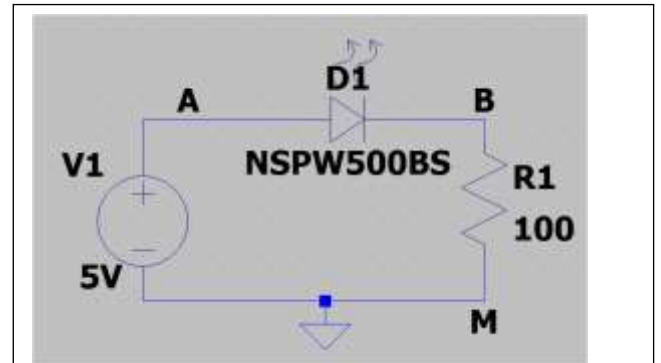
e – Remplacez le condensateur C par un autre de valeur : C = 4700 nF. Observez avec l'oscilloscope les tensions aux points A et B et représentez-les sur votre compte-rendu Mesurer la valeur moyenne (DC) de la tension V_B

f – Calculez la constante de temps τ des montages b, c, d et e, et commentez les différences observées dans les 4 montages puis complétez le tableau ci-dessous.

R (ohm)	C (F)	τ (s)	V_B (V)

C2 - Montage à diodes électroluminescentes DEL (ou Light Emitting Diode ; LED)

Montage

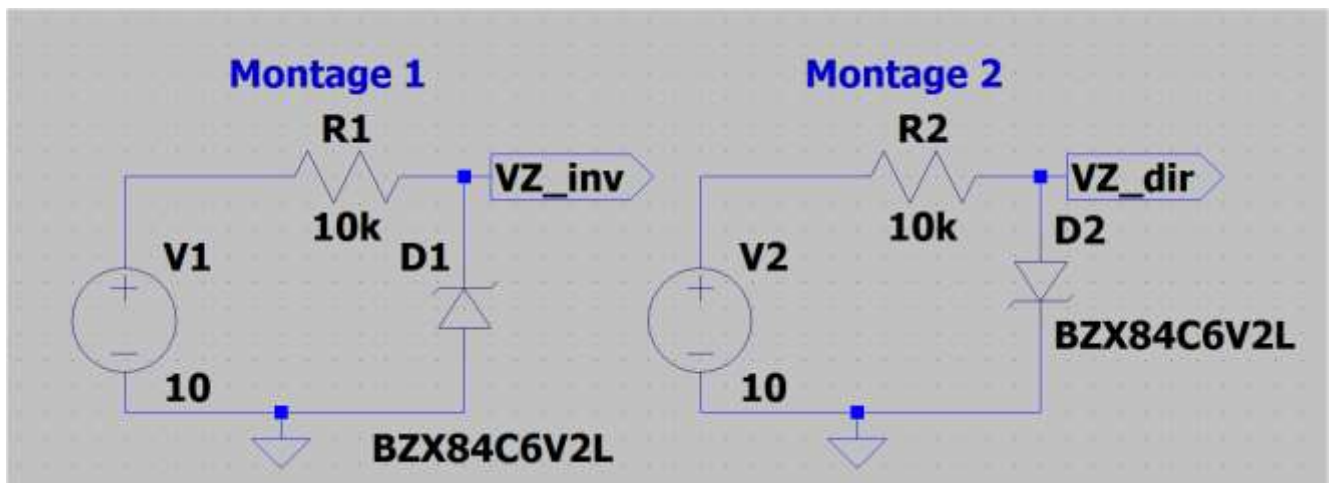


- Editez ce circuit avec une diode LED D1 NSPW500BS (LED rouge)
- Simulez le montage en analyse **DC op pnt**
- Donnez à partir de cette analyse les valeurs de V_A , V_{AB} et V_B
- On remarque que la tension directe V_{AB} de la Diode Electroluminescente n'est pas égale à 600 mV, pourquoi ?

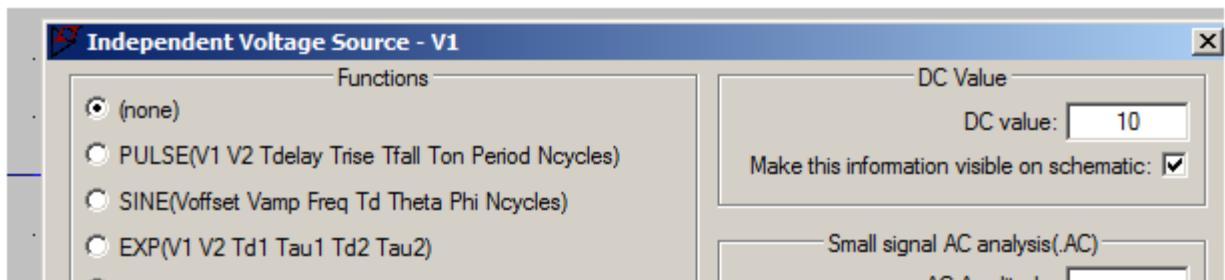
D – DIODE REFERENCE DE TENSION : DIODE ZENER

Une diode Zener est utilisée en polarisation inverse car dans ce cas, la tension à ses bornes est constante et servira donc de référence de tension.

On prendra comme diode Zener celle présentant une tension Zener nominale de 6,2 V (voir schéma)



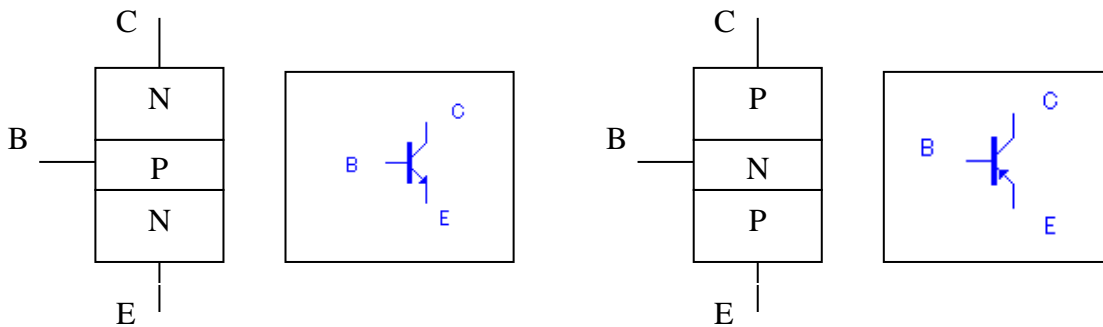
1. Editez le schéma montage 1
2. Fixez la valeur de la source V1 : DC Value = 10 V



3. Effectuez une analyse du point de repos et donnez la valeur de VZ_{inv}
4. Editez le schéma 2 et faire de même pour donner la valeur de VZ_{dir}
 - Dans quel cas, la diode est polarisée en référence de tension ?
5. Mise en évidence de la régulation de tension sur le **montage 1** :
 - Modifiez les paramètres de la source de tension pour obtenir une tension sinusoïdale de fréquences égale à 1000Hz et d'amplitude maximale égale à 12V
 - Effectuez une analyse temporelle et représentez les signaux $V_1(t)$ et $VZ_{INV}(t)$ sur 5 périodes.
 - Représentez sur votre compte rendu les chronogrammes
 - Mesurez la valeur maximale $VZ_{INV}(t)$
 - Augmentez $V(t)$ (valeurs max = 20V), comment évolue $VZ_{INV}(t)$
 - Commentez les tracés obtenus

TP SE2 : TRANSISTOR A JONCTION OU TRANSISTOR BIPOLAIRE 1

Rappel : Structure



L'invention du transistor survenue en 1948 a été une découverte majeure pour le développement de l'électronique. Ce composant est aujourd'hui la brique de base des circuits intégrés analogiques et numériques.

La juxtaposition de deux jonctions P-N permet de réaliser un composant à trois électrodes : **le transistor** (de l'anglais **TRANS**fert **RESISTOR**) à jonctions dans lequel interviennent les deux types de porteurs de charges d'où l'appellation de transistor bipolaire. On doit envisager les configurations NPN et PNP. Les trois électrodes d'un transistor bipolaire se nomment : émetteur, base et collecteur.

Il est utilisé pour des montages fonctionnant en courant continu (Direct Current), ou en courant alternatif (Alternative Current ; petits et grands signaux)

Propriété fondamentale :

Les propriétés du transistor qui est un composant actif, dépendent de son état de polarisation c.-à-d. des tensions des jonctions Base-Emetteur et Base-Collecteur.

On distingue deux régimes : le fonctionnement **linéaire** et le **mode commutation**

Mode linéaire :

En polarisation telle que V_{BE} soit comprise entre 0,6V et 0,8V, le transistor devient une source de courant commandée : le faible courant de base commande un fort courant d'émetteur (et donc de collecteur), c'est le régime (ou état) linéaire ou encore appelé source de courant commandé par un courant.

$$I_E \sim I_C = \beta I_B$$

Mode commutation :

Si la tension V_{BE} est inférieure au seuil de conduction de la diode base -émetteur, c.-à-d. lorsque I_B est nul, alors I_C est égal à 0, le transistor est dans un état de polarisation dit bloqué.

$$I_C = 0$$

Si la tension V_{BE} est très supérieure au seuil de conduction de la diode base -émetteur, (0,8V généralement) alors la relation (1) n'est plus vérifiée et le courant I_C reste constant, le transistor est dans l'état dit saturé.

$$I_C = I_{CSAT} = Cte$$

A – TRANSISTOR UTILISE DANS LES SIMULATIONS :

Nous utiliserons dans cette manipulation un transistor NPN faible puissance : **2N2222**. Consultez avant de l'utiliser la notice technique en annexe et complétez les paramètres suivants :

Type de boîtier (METAL PACKAGE) :

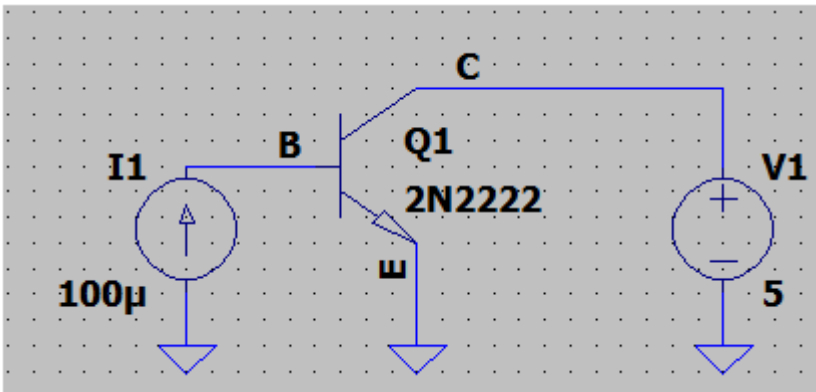
Puissance maximale dissipée (en mW) :

Intensité courant collecteur maximal (en mA) :

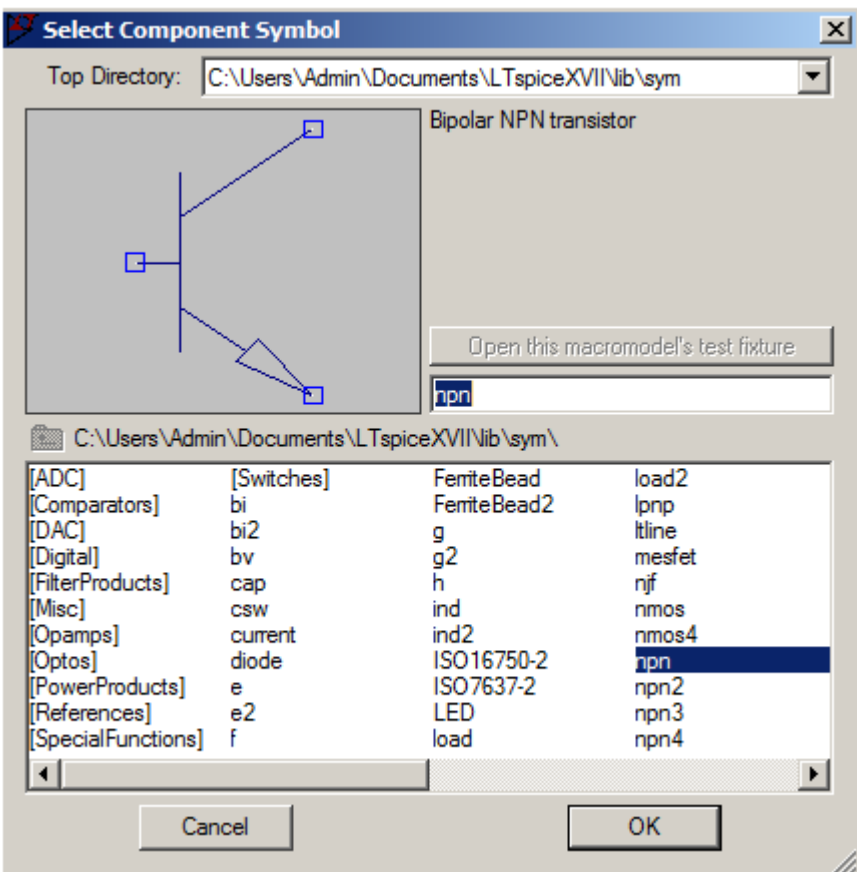
Valeur moyenne du gain DC en courant β (noté **hFE** dans les données constructeur) :

B – DETERMINATION DE L'AMPLIFICATION EN COURANT CONTINU 

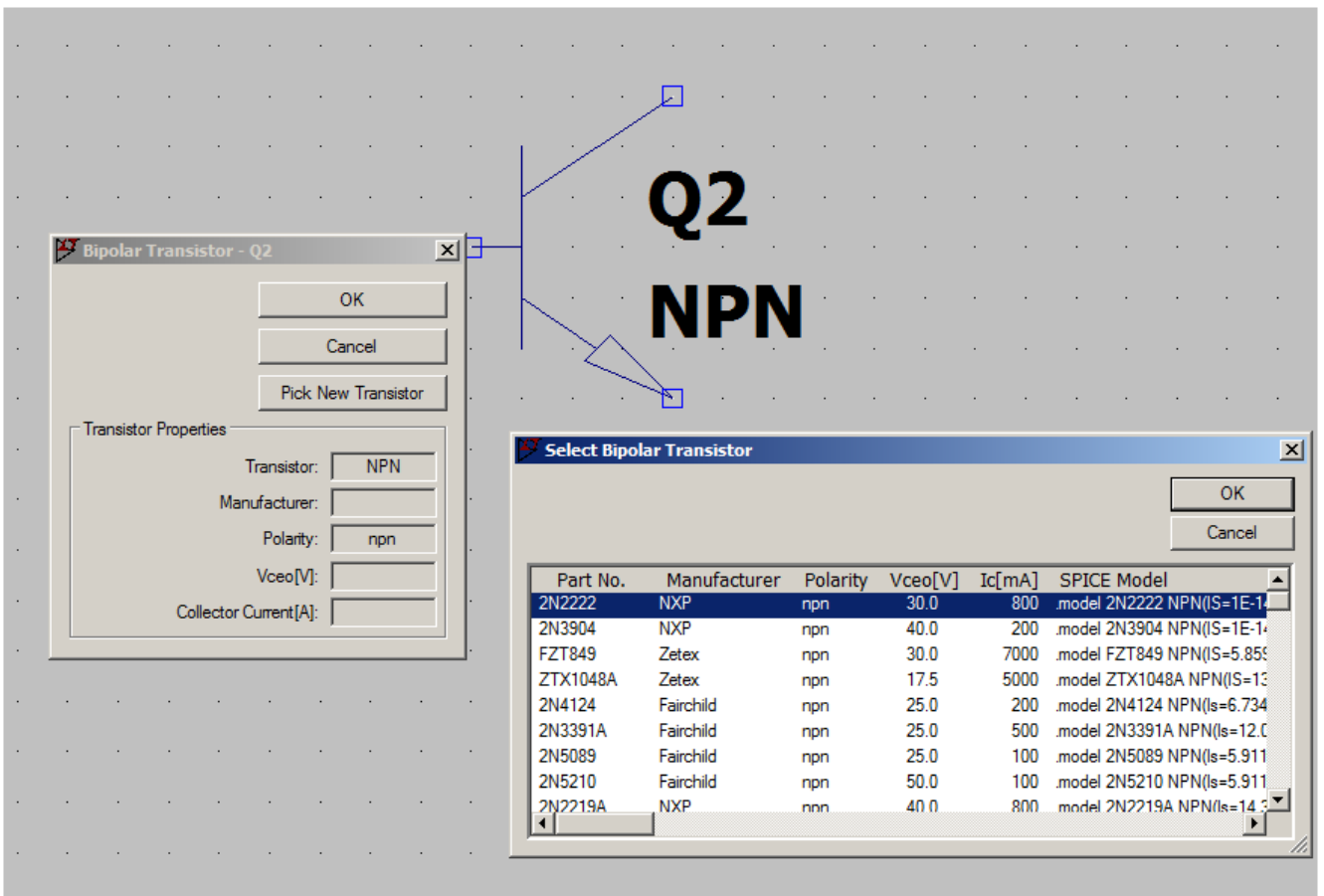
1. Editez le circuit suivant



Pour le transistor, sélectionnez dans la librairie des composants l'item npn



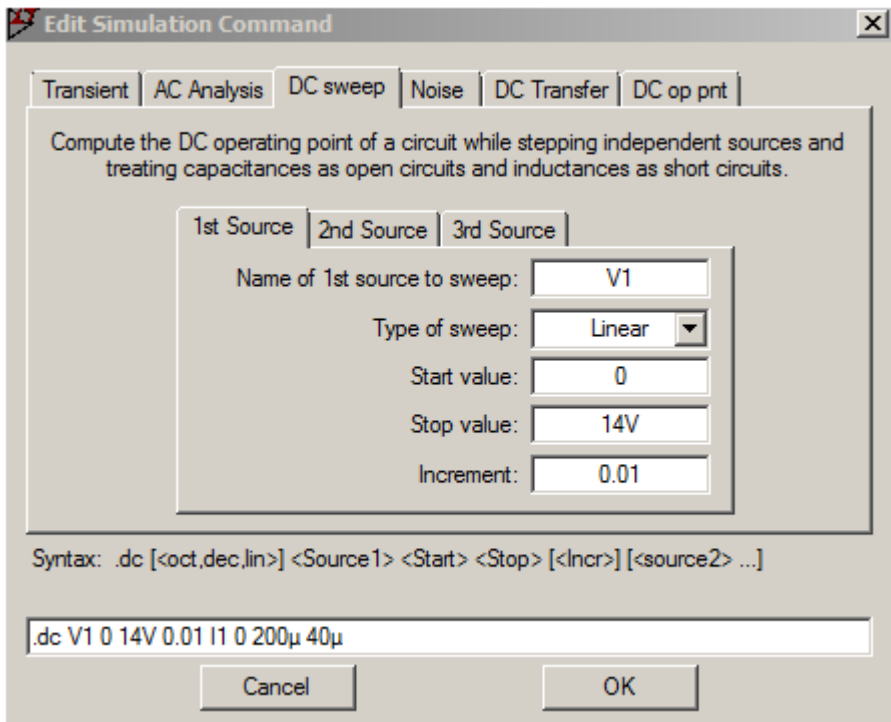
Placez le transistor sur le schéma, puis avec Click DROIT choisissez Pick New Transistor et sélectionnez le type 2N2222.



2. Effectuez une simulation .OP (DC op pnt) et relevez les valeurs suivantes

V_{BE} (mV)	IB (mA)	IC(mA)

- Calculez alors la valeur de β
3. Ce montage permet également à partir d'une analyse DC de tracer la caractéristique $I_C=f(V_{CE})$. Il faut pour cela faire varier la tension VCE (donc V1) pour une valeur de IB (donc I1) puis refaire de même en changeant IB. Voir ci-après 1st source et 2nd source



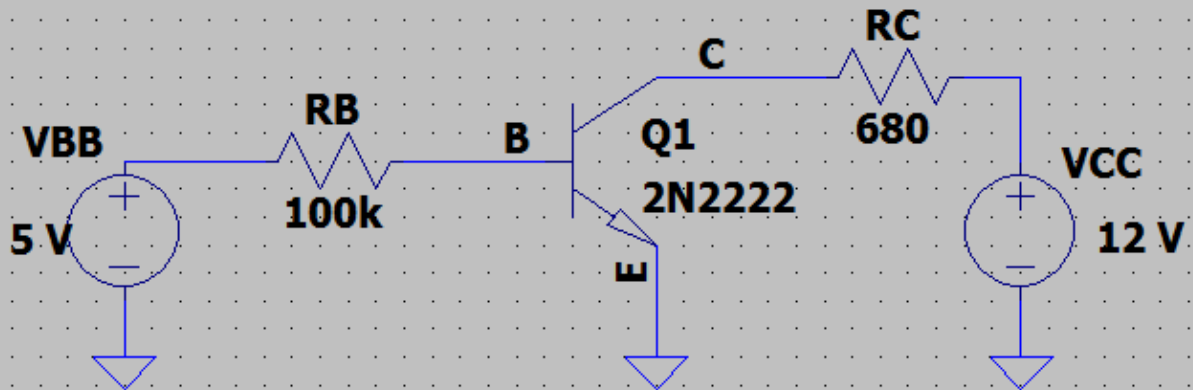
- Visualisez et tracez sur votre CR la caractéristique de sortie $I_C = f(V_{CE})$ de votre transistor
- On désire fixer le point de polarisation du transistor à $V_{CE} = 6V$ et $I_C = 8\text{ mA}$, déterminez graphiquement la valeur correspondante de IB.
- Voir l'annexe pour comparaison des résultats (point de repos N dans le dernier tracé de l'annexe)

C - POLARISATION DES TRANSISTORS

1. POLARISATION AVEC DEUX SOURCES DE TENSIONS ET RESISTANCES BASE/COLLECTEUR

- 1.1 Le montage suivant est utilisé pour assurer la polarisation du transistor et on souhaite fixer ce dernier aux valeurs vues précédemment : $V_{CE}=6V$ et $I_C=8mA$

POLARISATION PAR DEUX SOURCES DE TENSION



Nota : Le point de repos choisi correspond ici au **régime linéaire** de fonctionnement du transistor.

Théorie : utilisation du cours

On suppose que $V_{BE} = 0,6V$
 Calculez alors les valeurs de I_B , I_C et V_{CE}

- Editez le schéma et effectuez la simulation adéquate pour :
 - mesurez les tensions V_{BE} et V_{CE}
 - mesurez les courants I_B et I_C
 - calculez le rapport I_C/I_B

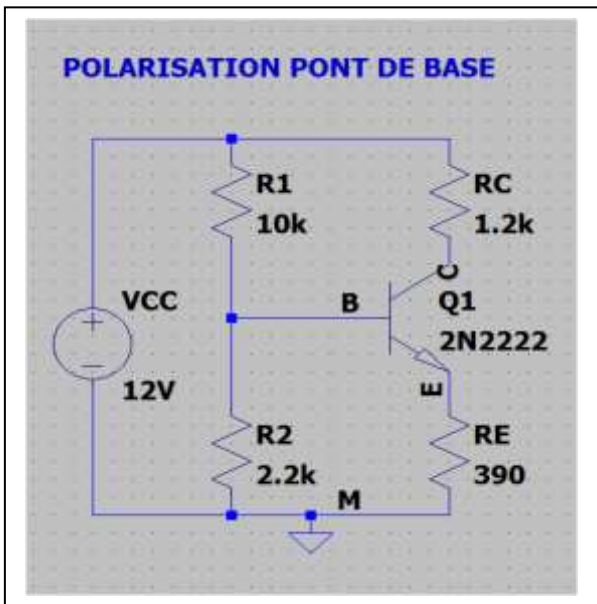
On souhaite ici faire fonctionner le transistor en régime non linéaire dit aussi **bloqué** et **saturé**.

- On fixe $V_{CC} = 12V$ et $V_{BB} = 0V$, éditez le schéma, effectuez la simulation et
 - mesurez les tensions V_{BE} et V_{CE}
- On fixe $V_{CC} = 12V$ et $V_{BB} = 12V$, éditez le schéma, effectuez la simulation et
 - mesurez les tensions V_{BE} et V_{CE}
 - mesurez les courants I_B et I_C (en utilisant le voltmètre)
 - calculez le rapport I_C/I_B

Identifiez alors les trois états du transistor (Linéaire, bloqué et saturé) en complétant le tableau ci-dessous

V_{BE} (mV)	I_B (μA)	V_{CE} (V)	I_C (mA)	ETAT

2. POLARISATION PAR PONT DE BASE



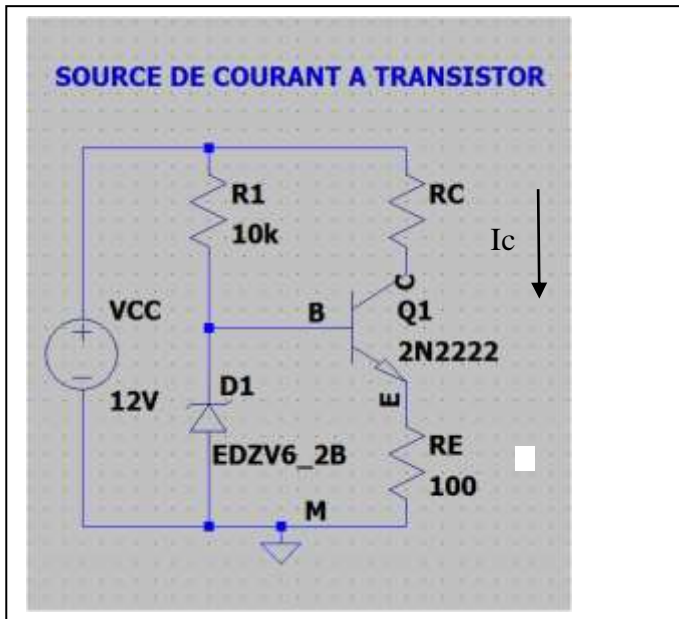
On supposera que le courant entrant dans la base du transistor I_B est négligeable et I_E sera pris égal à I_C

Théorie, utilisation du cours

- Donnez l'équation liant V_{BM} à V_{CC} , R_1 et R_2 et calculez sa valeur. **On peut ici négliger le courant de base I_B**
- Donnez l'équation liant V_{BM} à V_{BE} , R_e et I_C
- Donnez l'équation liant I_C à V_{CE} , R_c , R_e et V_{CC} (dite de la droite de charge)
- Tracez cette droite sur la caractéristique de sortie du transistor $I_C=f(V_{CE})$ qui est paramétrée en I_B (voir annexe)

- Editez le montage et simulez son fonctionnement pour obtenir les coordonnées OP :
 - Relevez les paramètres suivants : V_{BM} , V_{BE} , V_{CE} , V_{EM}
 - Relevez les valeurs des courants I_C et I_E , que constatez-vous ?
 - Comparez les valeurs théoriques et simulées, explicitez les résultats obtenus.

D – EXEMPLE D'UTILISATION DES TRANSISTORS EN POLARISATION CONTINUE (DC) : REALISATION D'UNE SOURCE DE COURANT CONSTANT.



D1 = Diode ZENER EDZV6_2B, $V_Z = 6,2\text{ V}$

On admettra que dans cette configuration, $V_{BE} = 0,6\text{V}$ et $I_C = I_E$

- Montrez que le courant traversant RC est constant (I_C ne dépend pas de RC)
- Calculez sa valeur
- Editez le montage avec $R_C = 1\ \Omega$ et simulez le fonctionnement du point de repos pour mesurez notamment I_C . Comparez la valeur obtenue par simulation à la valeur calculée.
- Modifiez la valeur de RC, on prendra $R_C = 0,1\ \Omega$ et faites-de même ;
- Modifiez la valeur de RC, on prendra $R_C = 10\ \Omega$ et faites-de même ;
- Modifiez la valeur de RC, on prendra $R_C = 100\ \Omega$ et faites-de même ;
- Modifiez la valeur de RC, on prendra $R_C = 1000\ \Omega$ et faites-de même ;
- Tracez à l'aide d'un tableur $I_C = f(R_C)$ avec sur l'axe x, les valeurs de RC sur une échelle logarithmique.
- Quel est le domaine de valeur de RC ou I_C reste constant ?

Nota : analyse avec variation paramètre

SPICE offre la possibilité de faire varier la valeur d'un paramètre (source, composant, température,..) lors d'une analyse TRANS, DC, AC, OP... Essayez donc cette analyse (.STEP PARAM..) pour faire varier le paramètre RC de 0,1 ohm à 1000 ohms avec 10 Points par décade et tracez $I_C = f(R_C)$

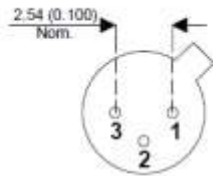
Nota : utilisations possibles de ce montage

Optoélectronique : alimentation en courant constant de diodes électroluminescente (LED), car l'intensité lumineuse fournie est proportionnelle au courant traversant la LED

Capteurs : alimentation de capteurs de température à courant constant (sonde PT100 par exemple)

ANNEXE : TRANSISTOR NPN 2N2222-2N2222A

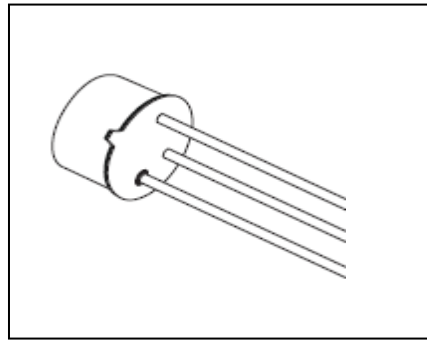
Brochage



TO-18 METAL PACKAGE

Underside View

PIN 1 – Emitter PIN 2 – Base PIN 3 – Collector



Caractéristiques

ABSOLUTE MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise stated)

V_{CBO}	Collector – Base Voltage	75V
V_{CEO}	Collector – Emitter Voltage	40V
V_{EBO}	Emitter – Base Voltage	6V
I_C	Collector Current	800mA
P_D	Total Device Dissipation @ $T_A = 25^\circ\text{C}$	0.5mW
	Derate above 25°C	2.28mW / $^\circ\text{C}$
P_D	Total Device Dissipation @ $T_C = 25^\circ\text{C}$	1.2W
	Derate above 25°C	6.85mW / $^\circ\text{C}$
T_J, T_{STG}	Operating and Storage Junction Temperature Range	-65 to $+200^\circ\text{C}$

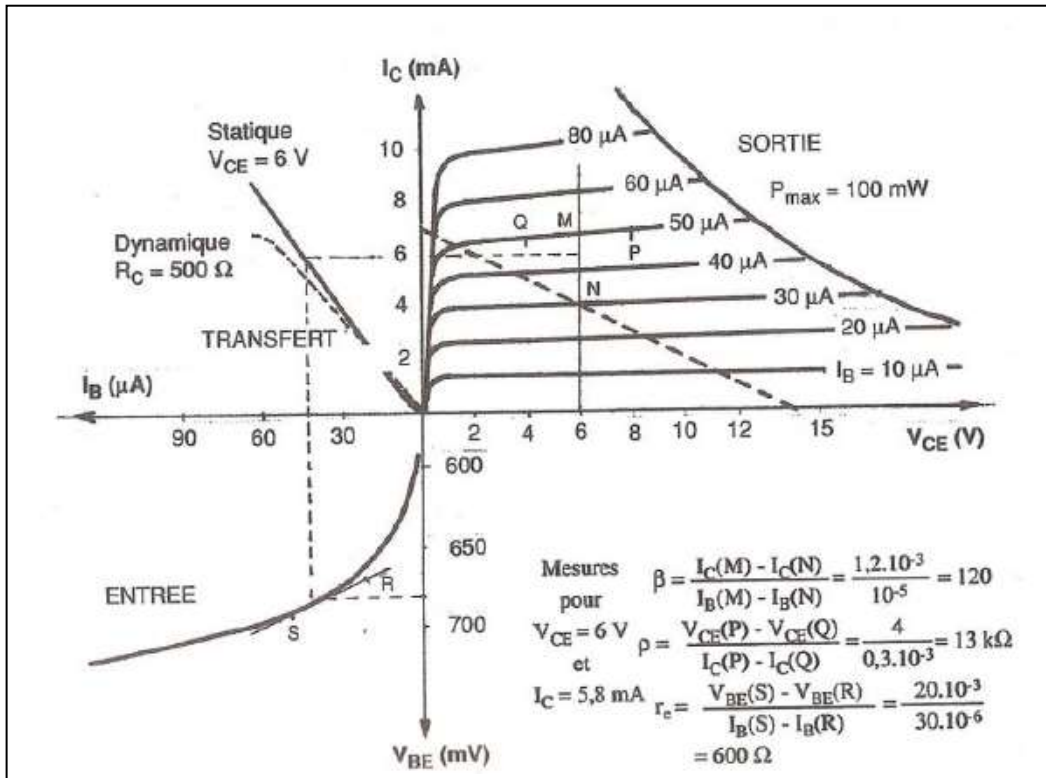
ON CHARACTERISTICS			MIN	MOY	MAX	
$V_{CE(sat)}$	Collector – Emitter Saturation Voltage	$I_C = 150\text{mA}$ $I_B = 15\text{mA}$			0.3	V
		$I_C = 500\text{mA}$ $I_B = 50\text{mA}$			1	
$V_{BE(sat)}$	Base – Emitter Saturation Voltage	$I_C = 150\text{mA}$ $I_B = 15\text{mA}$	0.6		1.2	V
		$I_C = 500\text{mA}$ $I_C = 50\text{mA}$			2	
h_{FE}	DC Current Gain (β)	$I_C = 0.1\text{mA}$ $V_{CE} = 10\text{V}$	35			—
		$I_C = 1\text{mA}$ $V_{CE} = 10\text{V}$	50			
		$I_C = 10\text{mA}$ $V_{CE} = 10\text{V}$	75			
		$T_A = -55^\circ\text{C}$	35			
		$I_C = 150\text{mA}$ $V_{CE} = 10\text{V}$	100		300	

			MIN	MOY	MAX	
h_{ie}	Input Impedance	$I_C = 1\text{mA}$ $V_{CE} = 10\text{V}$	2		8	$\text{k}\Omega$
		$I_C = 10\text{mA}$ $V_{CE} = 10\text{V}$	0.25		1.25	$\text{k}\Omega$

NOTA : EXEMPLE DE RESEAU COMPLET 4 QUADRANTS

LA CARACTERISTIQUE DE SORTIE $I_C = f(V_{CE})$ DU TRANSISTOR 2N2222 ici avec ($0 < I_B < 100 \mu A$) permet de positionner le point de repos ou de fonctionnement par le choix du I_B correspondant.

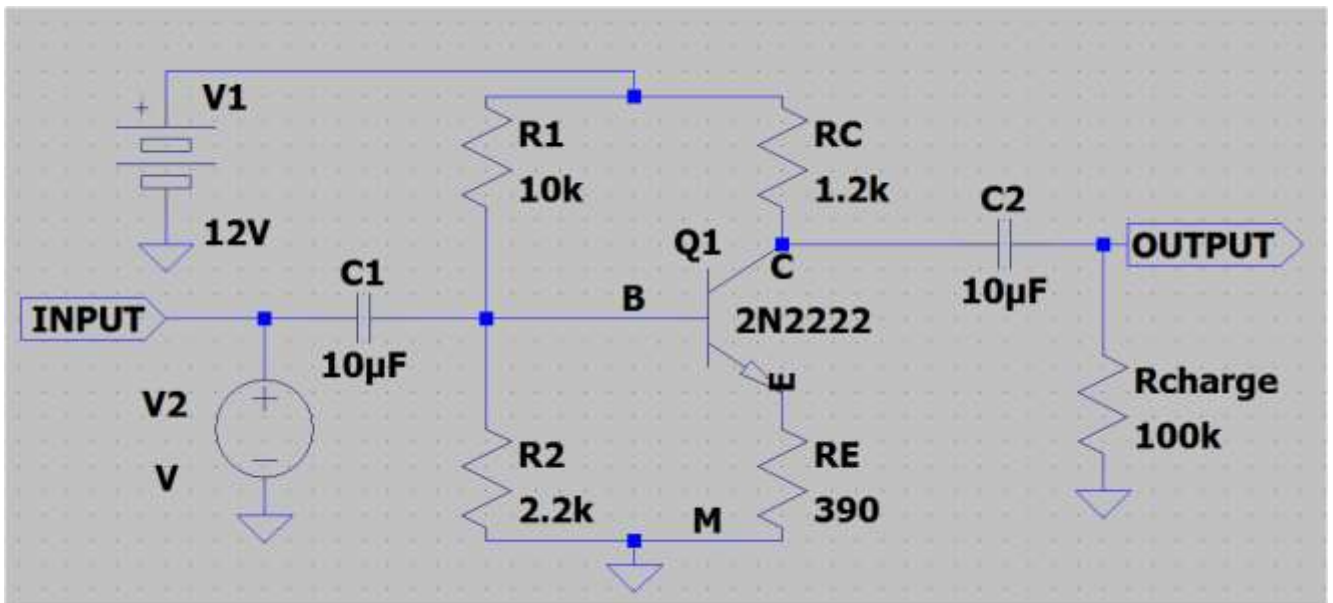
Exemple : le pont de repos N de coordonnées V_{CE} (6V), I_C (4mA) donnerait $I_B = 30 \mu A$



TP SE3 : LE TRANSISTOR A JONCTION (TRANSISTOR BIPOLAIRE) 2

I. MONTAGE **AMPLIFICATEUR** A CHARGE REPARTIE (OU A RESISTANCE D'EMETTEUR) :

Soit le montage :



A –Théorie, rappels du cours :

- En utilisant la représentation schéma équivalent en petit signaux, donnez l'expression littérale de l'amplification en tension :

$$\underline{A} = \frac{V(\text{output})}{V(\text{input})}$$

- Calculez les valeurs théoriques de l'amplification A et du déphasage

B – SIMULATION

1. POLARISATION :

- Editez et simulez le montage (DC op pnt) afin de mesurer les valeurs du point de Repos I_C, V_{CE}
- Notez les valeurs au point de repos : I_B, V_{BE} et V_{CE}, I_C

2. AMPLIFICATION : étude en domaine temporel (.TRAN)

Choisir une tension sinusoïdale pour la source de tension V1du afin d'obtenir le signal suivant

$$V1(t) = V_{MAX} \cdot \sin(2 \cdot \pi \cdot f \cdot t) = V_{MAX} \cdot \sin(\omega \cdot t) \quad \text{avec } V_{MAX} = 500 \text{ mV et } f = 10 \text{ 000Hz}$$

- Simulez le montage sur 5 périodes pour visualiser sur la voie 1, V(input) et la voie 2, V(output)
- Représentez les signaux observés
- Mesurez L'amplification en tension
 - Le déphasage des deux tensions
- Comparez les résultats théoriques et expérimentaux

3. AMPLIFICATION : étude en domaine fréquentiel (analyse de Bode) .AC

- Simulez le circuit en domaine AC (on renseignera dans la fenêtre analyse amplitude AC = 1V) et relevez l'évolution fréquentielle de l'amplification en tension dans le domaine de fréquence :

$$10\text{Hz} < f < 1\text{MHz}$$

- Visualisez la courbe VOUTPUT(f) dans une représentation semi-logarithmique
- Mesurez l'amplification (on sait que pour cette analyse VAC de VINPUT = 1V)
- Mesurez la fréquence de coupure
- Pouvez-vous en indiquer l'origine ?

II. MONTAGE AMPLIFICATEUR EMETTEUR COMMUN :

On modifie légèrement le montage en ajoutant un condensateur C de découplage en parallèle sur la résistance d'émetteur (RE). Vous prendrez pour valeur de C3, C = 10 µF

1. **Théorie, rappels du cours :**

Donnez le schéma équivalent en petits signaux du montage

Donnez l'expression littérale de l'amplification en tension

$$A = \frac{V(\text{output})}{V(\text{input})}$$

Calculez la valeur théorique de l'amplification et du déphasage

2. Simulez le montage dans le domaine temporel

$$V1(t) = V1 \cdot \sin(2 \cdot \pi \cdot f \cdot t) \quad \text{Avec } V1 = 5 \text{ mV et } f = 10 \text{ kHz}$$

3. Visualisez V(input) et V(output) et mesurez :

- L'amplification en tension
- le déphasage des deux tensions

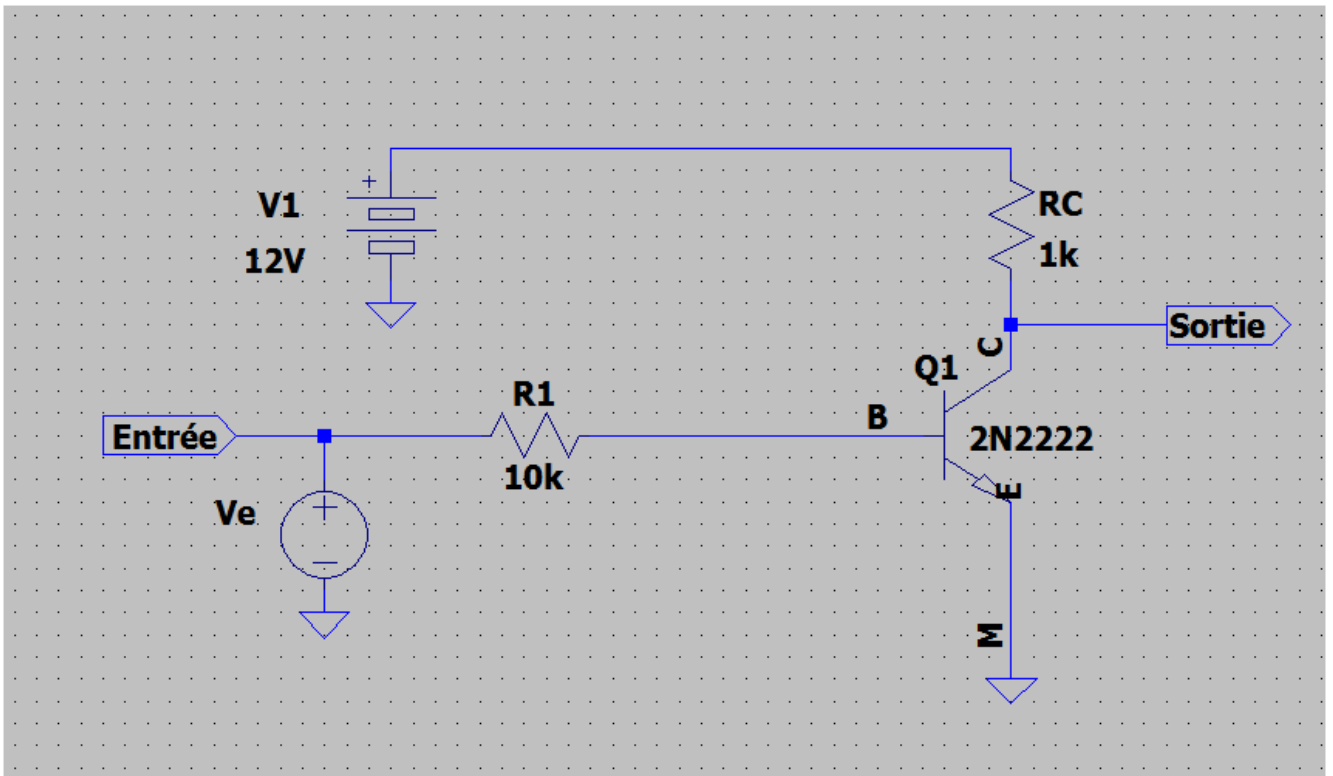
4. Comparez les résultats théoriques et expérimentaux

III. TRANSISTOR EN MODE COMMUTATION

Dans ce mode, la sortie VCE du transistor se comporte comme un interrupteur commandé par la tension VBE c'est-à-dire par le courant de base IB.

Le transistor bascule alors entre les états bloqué et saturé

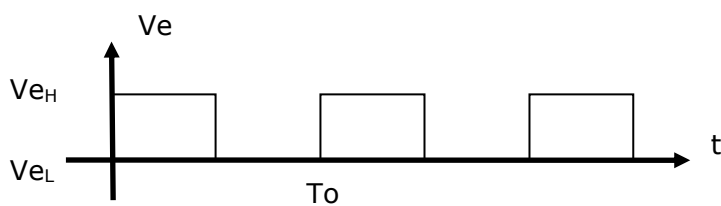
- Editez le montage suivant et effectuez une simulation pour la mesure des valeurs courant-tension aux points de polarisation imposé par les sources : .OP (DC op pnt)



- Complétez le tableau suivant, avec V_e une tension DC = 0V, puis égale à 5V

Entrée : V_e (volt)	Sortie : V_{sortie} (volt)	Etat Transistor
0		
5		

- Dans les conditions de saturation, mesurez la valeur du courant I_{CSAT} et comparez-la à la valeur théorique attendue pour ce montage.
- Donnez les schémas équivalents du transistor en mode bloqué et en mode saturé.
- Réglez le générateur de tension pour que le signal $V_e(t)$ présente l'évolution ci-dessous :



- $V_{eL} = 0 \text{ V}$
- $V_{eH} = 5 \text{ V}$
- $T_o = 1 \text{ ms}$

- Simulez le montage sur cinq périodes (analyse TRAN)
- Observez l'évolution temporelle de $V_e(t)$ et $V_s(t)$ et représentez les chronogrammes $V_e(t)$ et $V_s(t)$
- Commentez l'allure, l'amplitude et le déphasage des signaux obtenus

TP SE4 : LE TRANSISTOR A EFFET DE CHAMP TEC ou JFET

A- PRINCIPE

Un transistor à effet de champ est constitué par un barreau de semi-conducteur dopé. Sur les faces latérales on réalise par diffusion une jonction PN qui formera la grille. Le drain et la source correspondent aux connexions réalisées à chaque extrémité du barreau.

Le barreau entre le drain et la source se comporte comme une résistance. Si la jonction PN est polarisée en inverse, il y a création d'une zone vide de porteurs (zone de déplétion) diminuant la section utile du barreau d'où augmentation de la résistivité du canal (région ohmique - figure 1a).

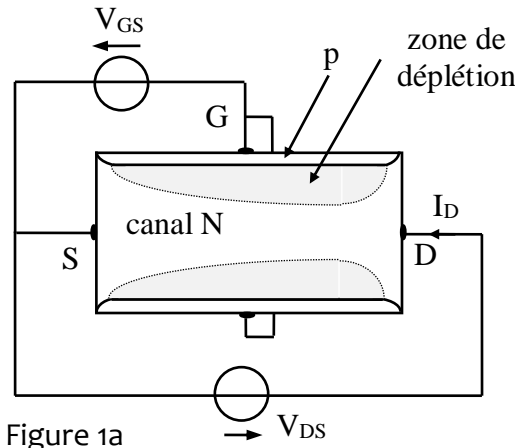


Figure 1a

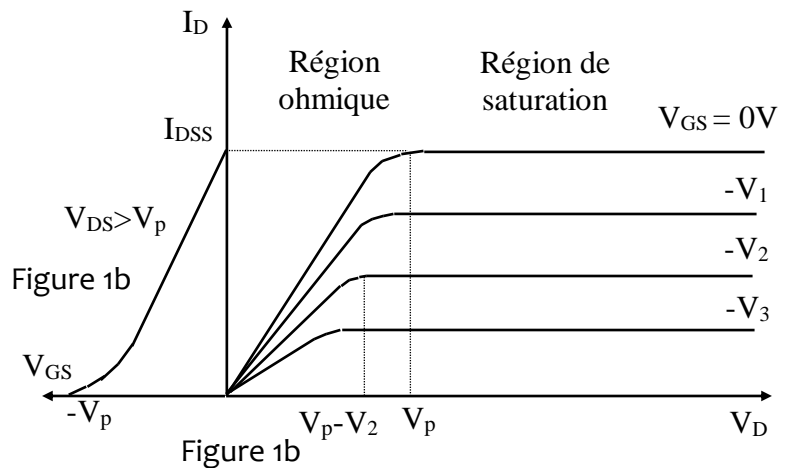


Figure 1b

Figure 1b

En agissant sur les tensions de polarisation on peut étendre la zone de déplétion à toute la section du canal (pincement) ; on observe alors un phénomène complexe lié à la concentration des porteurs de charges qui devenant très élevée, s'oppose à la fermeture du canal du côté drain. La résistance dynamique du barreau devient alors très grande (région de saturation - figure 1b).

Grandeurs caractéristiques:

L'impédance d'entrée en continu est très élevée et se réduit à celle des capacités parasites en alternatif.

VP: tension de pincement du canal, dénommé également V_{GS} (**off**). Gate Source Cutoff Voltage

IDSS: courant maximum de drain ($V_{GS} = 0V, V_{DS} > V_p$).

$$g_m = g_{fs} = \left(\frac{\Delta I_D}{\Delta V_{GS}} \right)_{V_{DS}=cte} : \text{admittance de transfert ou transconductance ou pente du T.E.C. Exprimée en siemens (S) ou A/V}$$

$$g_{ds} = g_{os} = \left(\frac{\Delta I_D}{\Delta V_{DS}} \right)_{V_{GS}=cte} : \text{admittance de sortie,....}$$

Le transistor TEC présente l'avantage vis-à-vis du transistor bipolaire de posséder une très grande impédance d'entrée (**pas de consommation de courant**).

B – CARACTERISTIQUES :

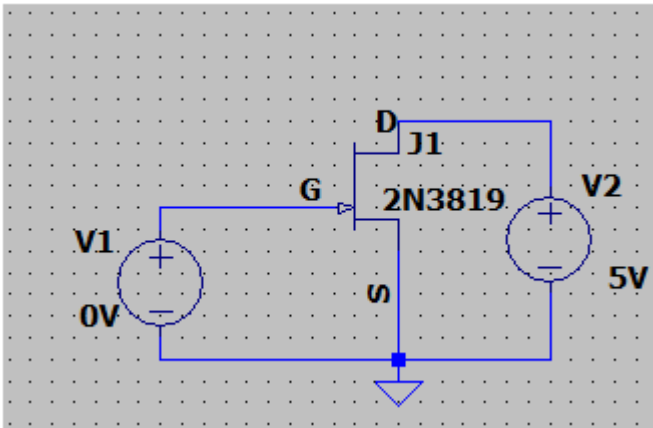
1. Relever sur la notice du constructeur en annexe les valeurs électriques limites (colonne Typ.) du T.E.C.
- 2.

$V_{(BR)GS}$ MAX (V)	I_{DSS} MAX (mA)	V_{GS} (off) (V)	g_{fs} (mS) (mA/V)

3. Editez le schéma ci-dessous et effectuez une simulation DC pour obtenir le tracé de la caractéristique $I_D = f(V_{DS})$

Pour vous aider, voici les paramètres de la simulation DC qui permet de faire varier V_{DS} (V_2) et V_{GS} (V_1)

.dc V2 0 12 0.01 V1 -3 0 0.5



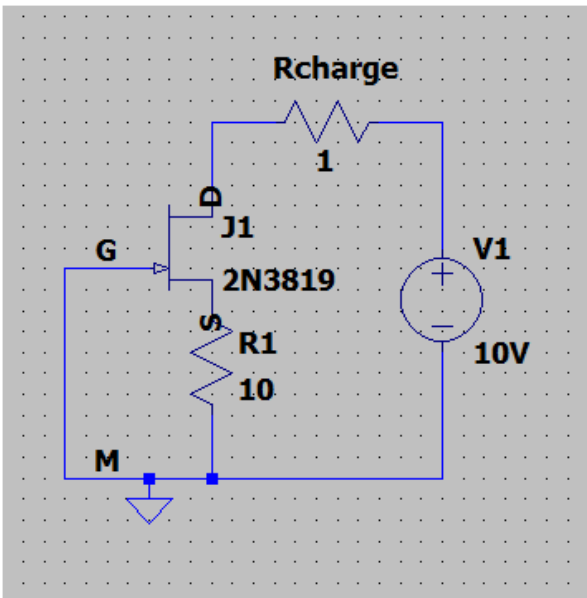
4. Indentiez alors les deux régions de fonctionnement (voir fig. 1b) et donnez la valeur de la tension $V_{GS(off)}$ et du courant I_D maximal (I_{DSS}) pour $V_{GS} = 0V$

B – LE TEC EN GENERATEUR DE COURANT :

Vous avez remarqué que dans la région de saturation, le courant I_D est constant et peut être réglé par la valeur de V_{GS} , c'est sur ce principe que fonctionne ce montage.

Voir : <https://www.electronics-tutorials.ws/transistor/fet-current-source.html>

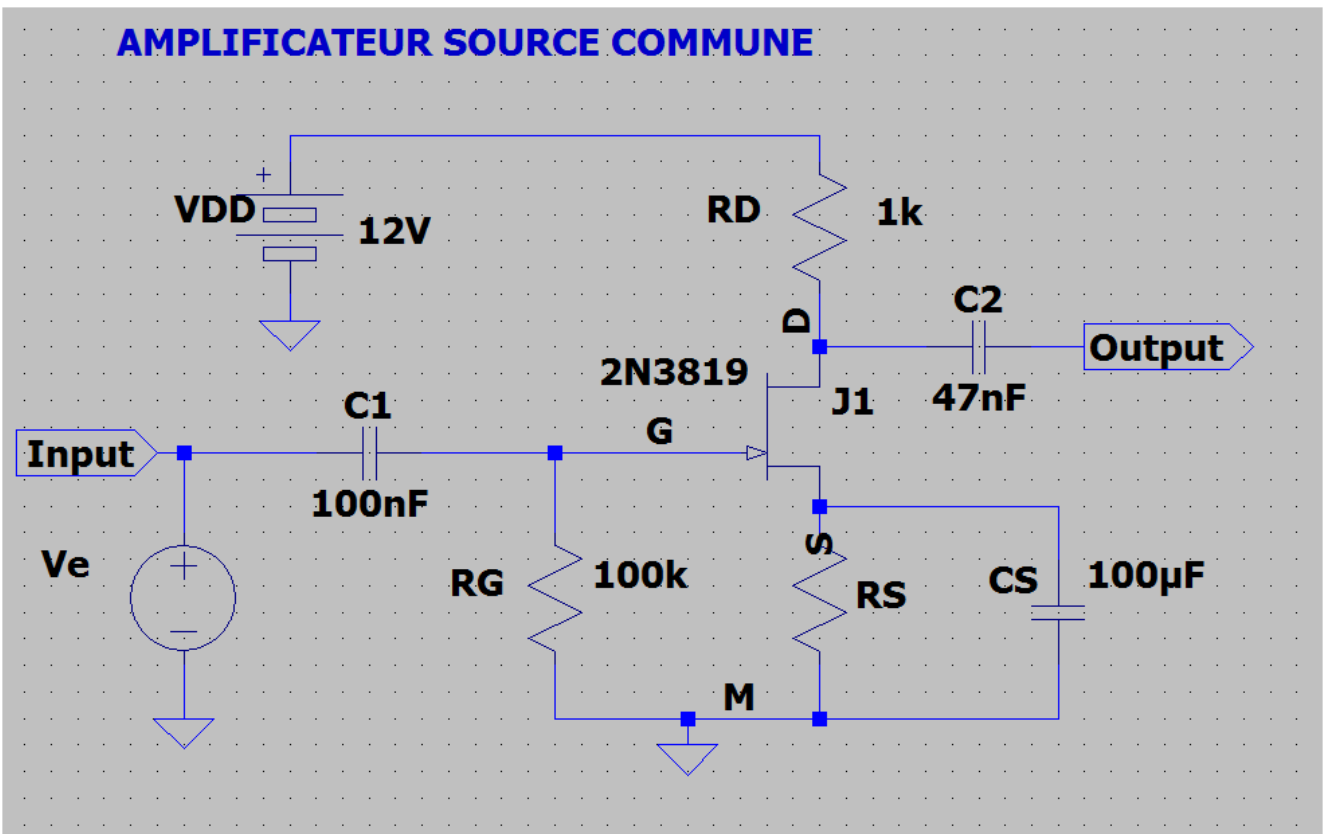
- Editez le schéma ci-après, en effectuant une simulation .OP (DC op pnt) pour successivement $R = 1$ ohm, $R = 10$ ohms, $R = 50$ ohms et $R = 100$ ohms, relevez les valeurs de I traversant R_{charge} et tracez $I_{Rcharge}$ en fonction de R_{charge} .
- Que constatez-vous ?



Vous pouvez consulter la note d'application qui explicite le fonctionnement du JFET en source de courant : <https://www.vishay.com/docs/70596/70596.pdf>

C- AMPLIFICATEUR DE TENSION MONTAGE SOURCE COMMUNE

Le montage complet est donné ci-dessous AMPLIFICATEUR à T.E.C. (montage *source commune*, à polarisation automatique)



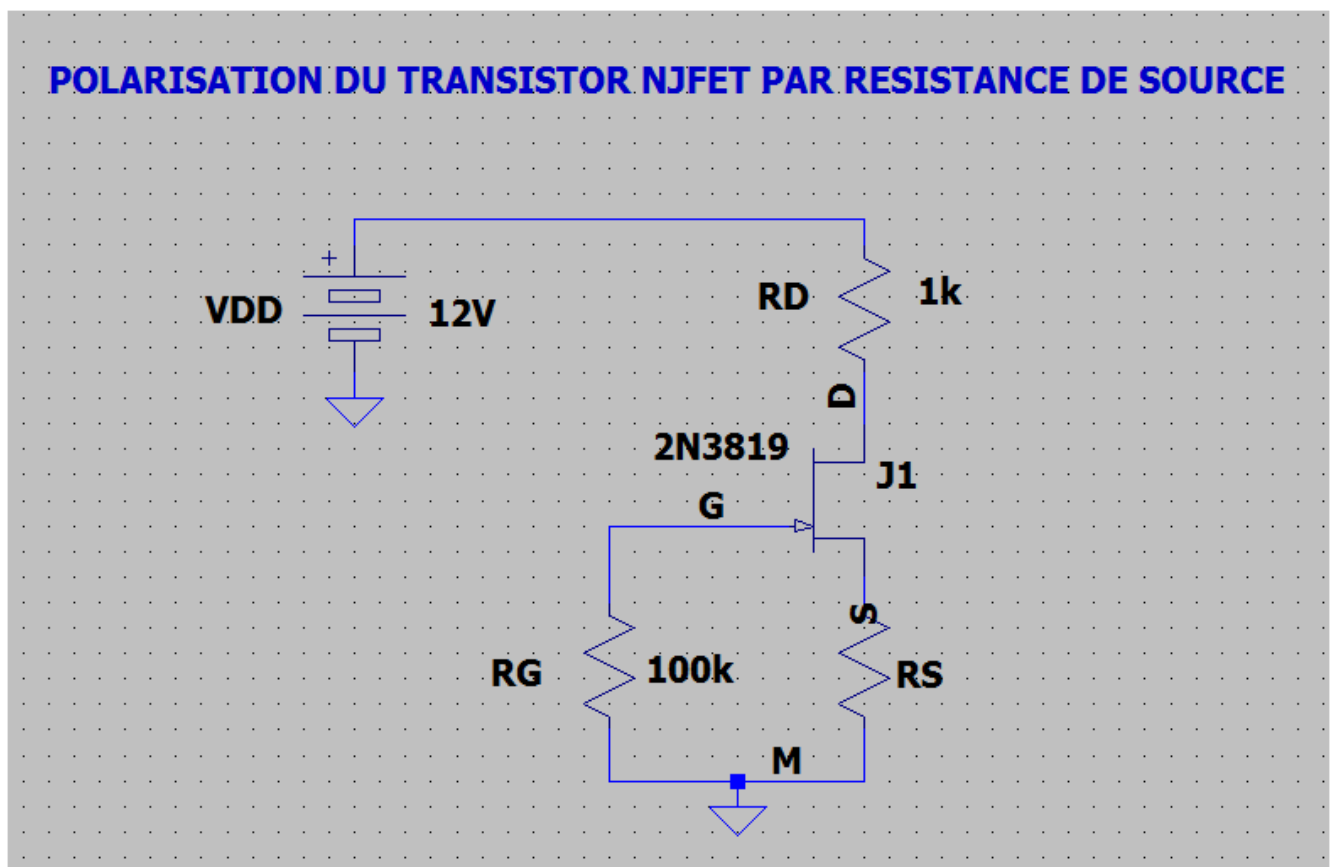
ETUDE DE LA POLARISATION DU TRANSISTOR

Montage polarisation automatique :

Théorie, utilisation du cours

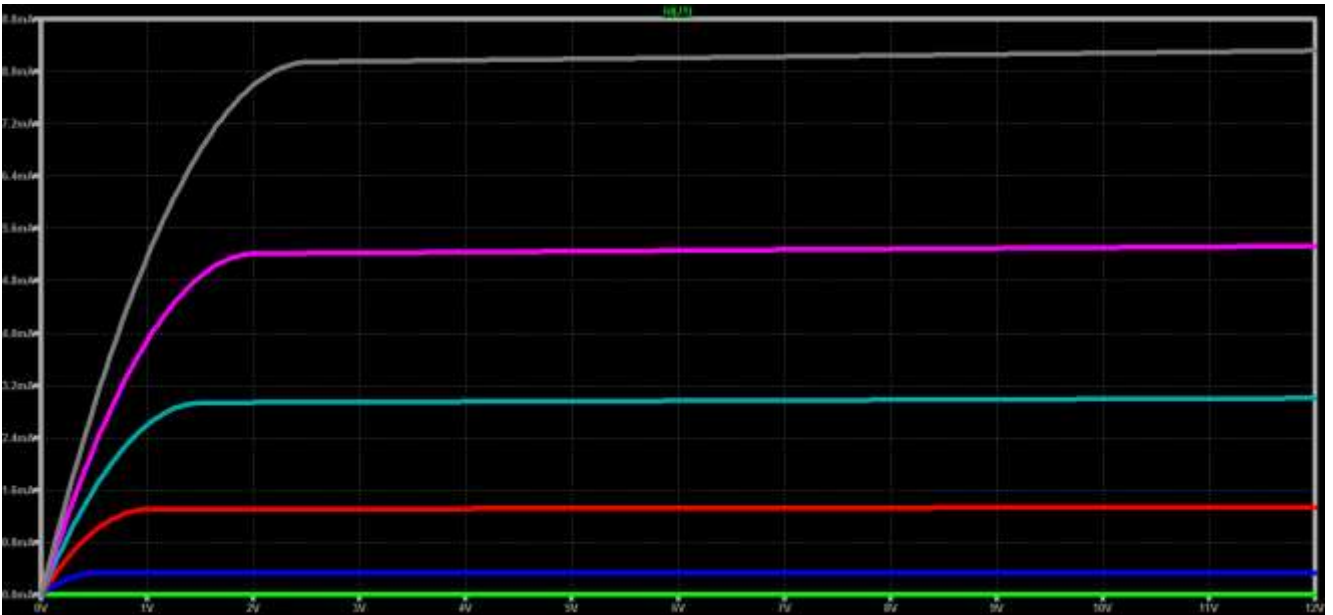
Le montage de polarisation choisi est celui dit de polarisation automatique par résistance de source R_S , représenté dans ce qui suit.

- 1- Pourquoi a-t-on supprimé les condensateurs et le générateur de tension variable pour représenter le montage de polarisation.
- 2- Donnez l'équation liant V_{GS} , R_S et I_D (pour vous aider il n'y a pas de courant circulant dans R_G)
- 3- Donnez l'équation liant V_{DD} , R_S , R_D , I_D et V_{DS} (droite de charge)



La caractéristique de sortie $I_D = f(V_{DS})$ (pour différentes valeurs de V_{GS}) du transistor utilisé est représentée ci-après :

La courbe $I_D = f(V_{DS})$ est paramétrée avec la tension V_{GS} , variant de $V_{GS} = -3V$ (courbe inférieure) à $V_{GS} = -0,5V$ (courbe supérieure) par pas de 0,5V



On souhaite régler le point de polarisation (point de repos) avec les valeurs suivantes : $V_{DS} = 6V$, $I_D = 5 mA$

- 1- Matérialisez ce point de repos sur la caractéristique $I_D = f(V_{DS})$
- 2- Donnez ensuite la valeur de V_{GS} adéquate $V_{GS} = ?$
- 3- Calculez alors la valeur de R_S qui permettra d'obtenir ce point de repos.
- 4- Editez le montage pour effectuer une simulation du point de repos
- 5- Lancez la simulation et relevez les valeurs de V_{GS} , V_{GM} , I_D et V_{DS}
- 6- Complétez le tableau ci-après.

THEORIE	$V_{GS} (V)=$	$V_{DS}(V)=$	$I_D (mA)=$	$V_{GM} (V)=$
MESURE	$V_{GS} (V)=$	$V_{DS}(V)=$	$I_D (mA)=$	$V_{GM} (V)=$

7- Les résultats sont t'ils concordants ?

AMPLIFICATION (voir le schéma du montage complet)

Dans cette partie, le montage est utilisé pour amplifier un signal électrique sinusoïdal $V_1(t)$, les analyses seront effectuées en **mode temporel** pour visualiser les signaux $V_{Input}(t)$ et $V_{Output}(t)$ puis en **mode fréquentiel** pour le tracé de Bode de la fonction de transfert.

1. Donner le schéma équivalent en petits signaux de l'amplificateur et calculer le gain en tension $A_v = V_{Output}/V_{Input}$ (valeur littérale et théorique)
2. Editez le schéma complet
3. Analyse temporelle (.TRAN)

- Régler la sortie $V_e(t)$ du générateur de tension pour obtenir le signal suivant

$$V_1(t) = V_e(t) = V_{MAX} \cdot \sin(2 \cdot \pi \cdot f \cdot t) = V_{MAX} \cdot \sin(\omega \cdot t)$$

Avec $V_{MAX} = 100 mV$ et $f = 1000 Hz$

- Simulez le montage sur cinq périodes
- Observez alors les tensions $V_{input}(t)$ et $V_{output}(t)$
- Donnez la valeur du déphasage des deux signaux
- Mesurez l'amplification en tension A_v

TRAVAUX PRATIQUES ELECTRONIQUE / SPICE

- Comparer ce résultat à la valeur théorique. Quelle est la tension maximale que l'on peut appliquer sur la grille sans qu'il y ait écrêtage en sortie. Expliquez les raisons de ce phénomène.

4. Analyse fréquentielle de Bode (.AC)

Le balayage sera effectué en variation logarithmique, avec 10 points par décade et avec une excursion fréquentielle s'étendant de 10Hz à 1MHz

Vous pouvez ici fixer la valeur de l'amplitude AC pour cette analyse en petits signaux égale à 1V

- Simulez donc le montage avec les paramètres énoncés ;
- Observez le tracé fréquentiel de VOutput/VInput en échelle semi logarithmique
- Donnez la ou les fréquences de coupure et la bande passante à -3dB de l'amplificateur.

Influence de la charge sur l'amplification

- Connectez maintenant **en sortie** une résistance $R_L = 1\text{ k}\Omega$ et effectuez une nouvelle simulation
- Donnez la fréquence de coupure
- Mesurez la valeur de l'amplification en tension pour les fréquences de 1 kHz et 100 kHz
- Expliquez les raisons des modifications de la fréquence de coupure et de la valeur de l'amplification dans la bande passante.

ANNEXE : FICHE TECHNIQUE NJFET 2N3819



2N3819

N-Channel RF Amplifier

- This device is designed for RF amplifier and mixer applications operating up to 450MHz, and for analog switching requiring low capacitance.
- Sourced from process 50.



Epitaxial Silicon Transistor

Absolute Maximum Ratings* $T_C = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Rating	Units
V_{DG}	Drain-Gate Voltage	25	V
V_{GS}	Gate-Source Voltage	-25	V
I_D	Drain Current	50	mA
I_{GF}	Forward Gate Current	10	mA
T_{STG}	Storage Temperature Range	-55 ~ 150	$^\circ\text{C}$

* These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

Specifications^a

Parameter	Symbol	Test Conditions	Limits			Unit	
			Min	Typ ^b	Max		
Static							
Gate-Source Breakdown Voltage	$V_{(BR)GS}$	$I_G = -1 \mu\text{A}, V_{DS} = 0 \text{ V}$	-25	-35		V	
Gate-Source Cutoff Voltage	$V_{GS(off)}$	$V_{DS} = 15 \text{ V}, I_D = 2 \text{ nA}$		-3	-8		
Saturation Drain Current ^c	I_{DSS}	$V_{DS} = 15 \text{ V}, V_{GS} = 0 \text{ V}$	2	10	20	mA	
Gate Reverse Current	I_{GSS}	$V_{GS} = -15 \text{ V}, V_{DS} = 0 \text{ V}$		-0.002	-2	nA	
		$T_A = 100^\circ\text{C}$		-0.002	-2	μA	
Gate Operating Current ^d	I_G	$V_{DG} = 10 \text{ V}, I_D = 1 \text{ mA}$		-20		pA	
Drain Cutoff Current	$I_{D(off)}$	$V_{DS} = 10 \text{ V}, V_{GS} = -8 \text{ V}$		2			
Drain-Source On-Resistance	$r_{DS(on)}$	$V_{GS} = 0 \text{ V}, I_D = 1 \text{ mA}$		150		Ω	
Gate-Source Voltage	V_{GS}	$V_{DS} = 15 \text{ V}, I_D = 200 \mu\text{A}$	-0.5	-2.5	-7.5	V	
Gate-Source Forward Voltage	$V_{GS(F)}$	$I_G = 1 \text{ mA}, V_{DS} = 0 \text{ V}$		0.7			
Dynamic							
Common-Source Forward Transconductance ^d	g_{fs}	$V_{DS} = 15 \text{ V}$ $V_{GS} = 0 \text{ V}$	$f = 1 \text{ kHz}$	2	5.5	6.5	mS
			$f = 100 \text{ MHz}$	1.6	5.5		
Common-Source Output Conductance ^d	g_{os}		$f = 1 \text{ kHz}$		25	50	μS
Common-Source Input Capacitance	C_{iss}	$V_{DS} = 15 \text{ V}, V_{GS} = 0 \text{ V}, f = 1 \text{ MHz}$			2.2	8	pF
Common-Source Reverse Transfer Capacitance	C_{rss}				0.7	4	
Equivalent Input Noise Voltage ^d	\bar{e}_n	$V_{DS} = 10 \text{ V}, V_{GS} = 0 \text{ V}, f = 100 \text{ Hz}$			6		$\text{nV}/\sqrt{\text{Hz}}$

L'amplificateur opérationnel utilisé dans le montage sera le LT1001 d'Analog Devices (voir fiche caractéristique en annexe ou consultez le site du fabricant)

1. CARACTERISTIQUES

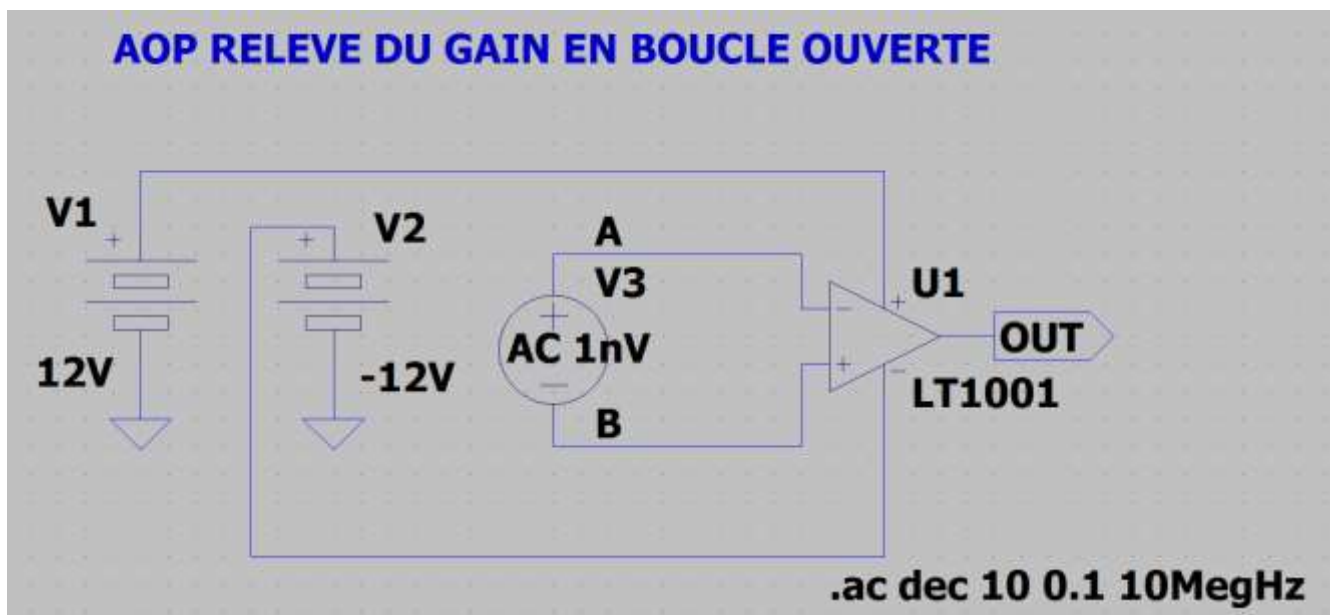
Sur la fiche technique de l'AOP utilisé (voir annexe), relevez les valeurs suivantes pour le LT1001M/LT1001C

- Tension maximale d'alimentation
- Amplification en Boucle ouverte (AVol)
- résistance d'entrée (Rin)

2. EVOLUTION DE L'AMPLIFICATION DIFFERENTIELLE EN BOUCLE OUVERTE

Tracé du gain en boucle ouverte en fonction de la fréquence

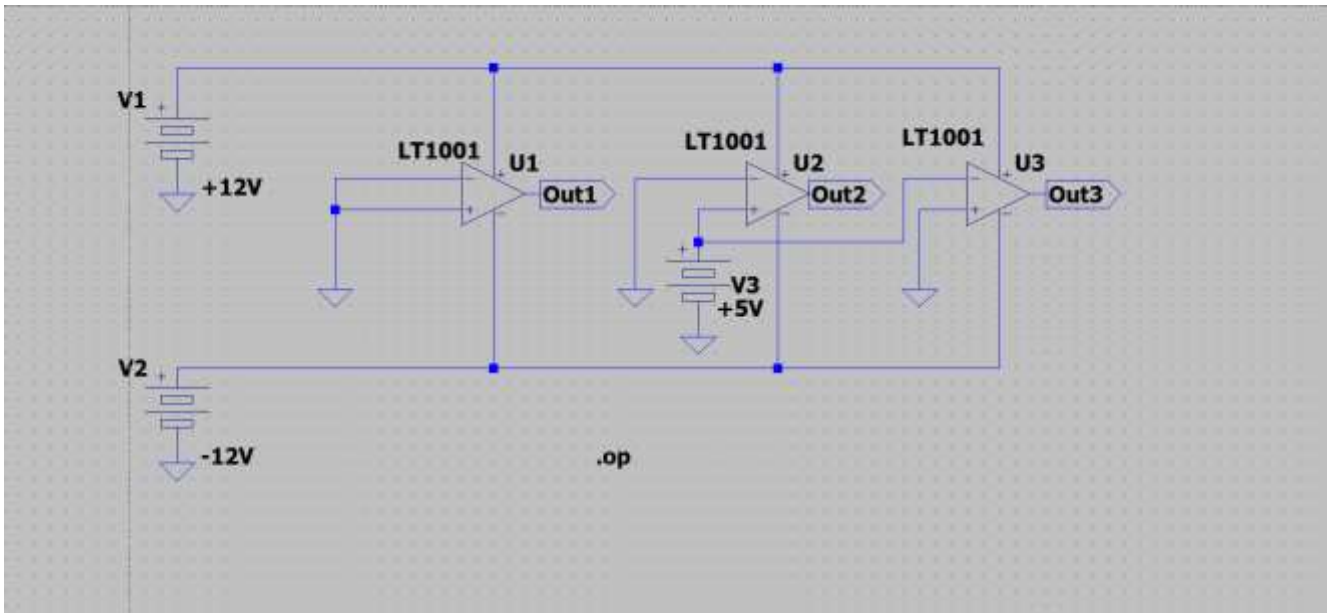
- Rappelez la relation liant l'amplification A (sans unité) au gain G (en dB)
- Editez le montage ci-après



- Paramétrez la simulation comme indiquée sur le schéma (.ac
- Effectuez la simulation et observez le tracé de $V(\text{OUT})/(V(\text{A})-V(\text{B}))$ en échelle semi-logarithmique
- Ce comportement est celui d'un filtre de quelle nature ?
- A l'aide des curseurs mesurez la pente exprimée en dB/décade
- Relevez les valeurs du gain GdB pour la fréquence $f=100\text{Hz}$ et calculez l'amplification A_v
- Effectuez le produit $A_v.f$
- Relevez les valeurs du gain GdB pour la fréquence $f=10\text{kHz}$ et calculez l'amplification A_v
- Effectuez le produit $A_v.f$
- Que constatez-vous, pourquoi ?

A- Amplificateur opérationnel en boucle ouverte

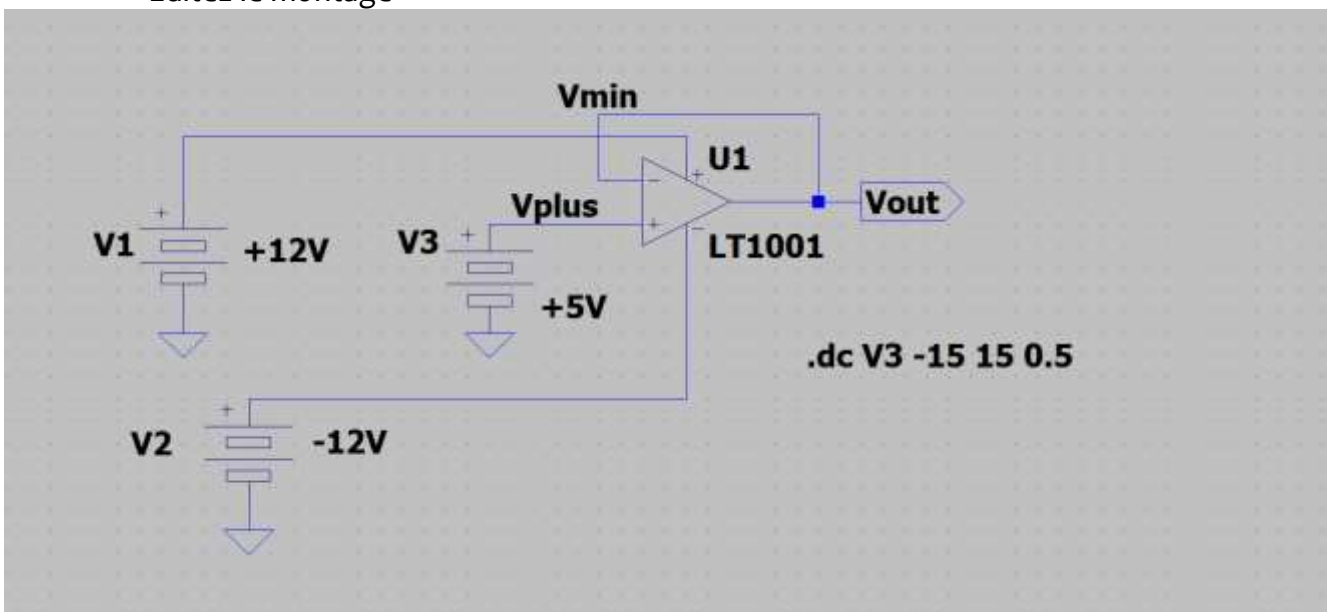
- Editez les montages ci-après
- Effectuez une simulation .OP et relevez les valeurs de Vout1, Vout2 et Vout3
- Concluez sur l'utilisation de l'AOP en boucle ouverte



B - Amplificateur opérationnel en contre réaction

B-1 Montage suiveur de tension

- Editez le montage



- Effectuez une analyse DC afin de faire varier la tension $V_3 = V_{plus}$ dans l'intervalle $-15V ; +15V$ par incrément de $0,5V$
- Tracez sur un même graphique l'évolution de V_{plus} et V_{out} en fonction de V_3
- Commentez l'allure du tracé V_{out} .

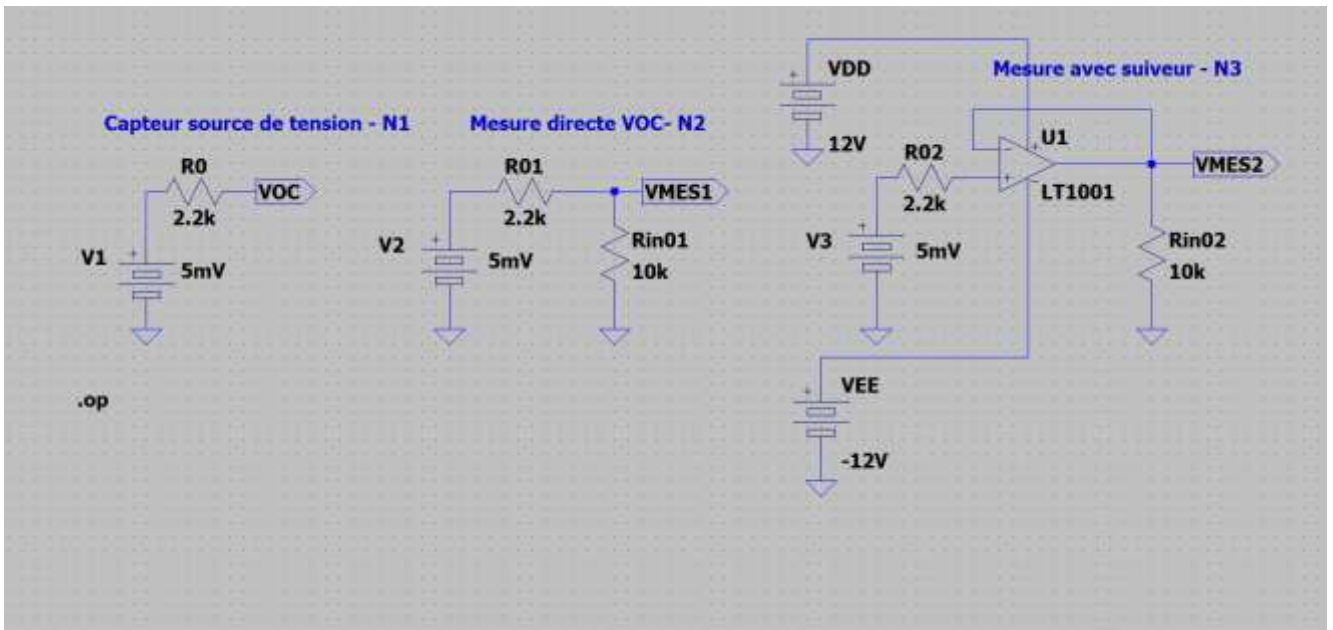
Application :

Le montage suiveur de tension possède la propriété de présenter une impédance d'entrée très élevée (infinie en théorie), cela permet de ne pas « charger » la sortie d'une source de tension pour ne pas dégrader la tension à vide qui peut être la valeur issue d'un capteur par exemple.

Exemple : un capteur de température (thermocouple) dont la sortie peut être modélisée par une source de tension, présente une tension à vide $V_{oc} = 5 \text{ mV}$ et une résistance de sortie $R_o = 1000 \Omega$. Schéma N1

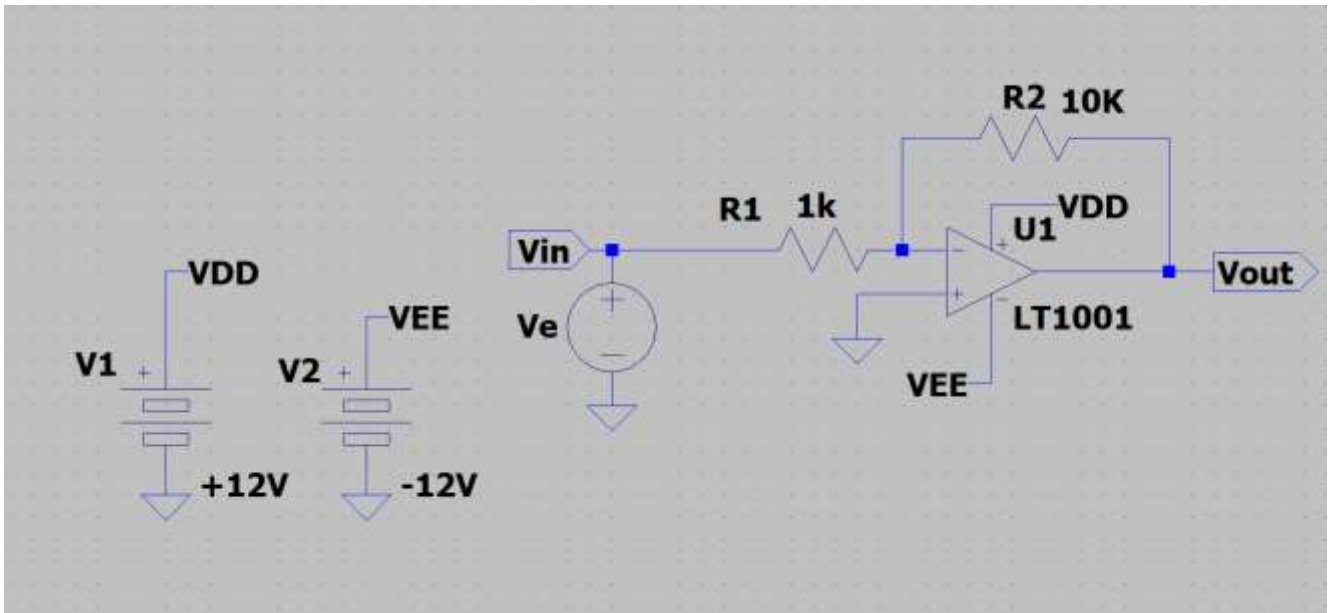
Pour mesurer cette tension on utilise un voltmètre de résistance d'entrée $R_{in} = 10 \text{ k}\Omega$. Schéma N2

Le montage suiveur est utilisé et est intercalé entre le capteur et le voltmètre. Schéma N3



- Editez les montages et effectuez une simulation .OP pour visualiser les tensions Voc, VMES1 et VMES2
- Quel est le montage N1 ou N2 qui permet d'obtenir la valeur la plus proche de VOC ?
- Quelle a été l'action apportée par l'AOP suiveur

B-2 Montage Amplificateur Inverseur



Etude théorique, utilisation du cours

- Donnez l'expression littérale de la fonction de transfert $A=V_{out}/V_{in}$
- Quelle est la valeur du déphasage de V_{out} par rapport à la tension V_{in}
- Donnez l'expression littérale de l'impédance d'entrée du montage
- Donnez sa valeur numérique

Réalisation

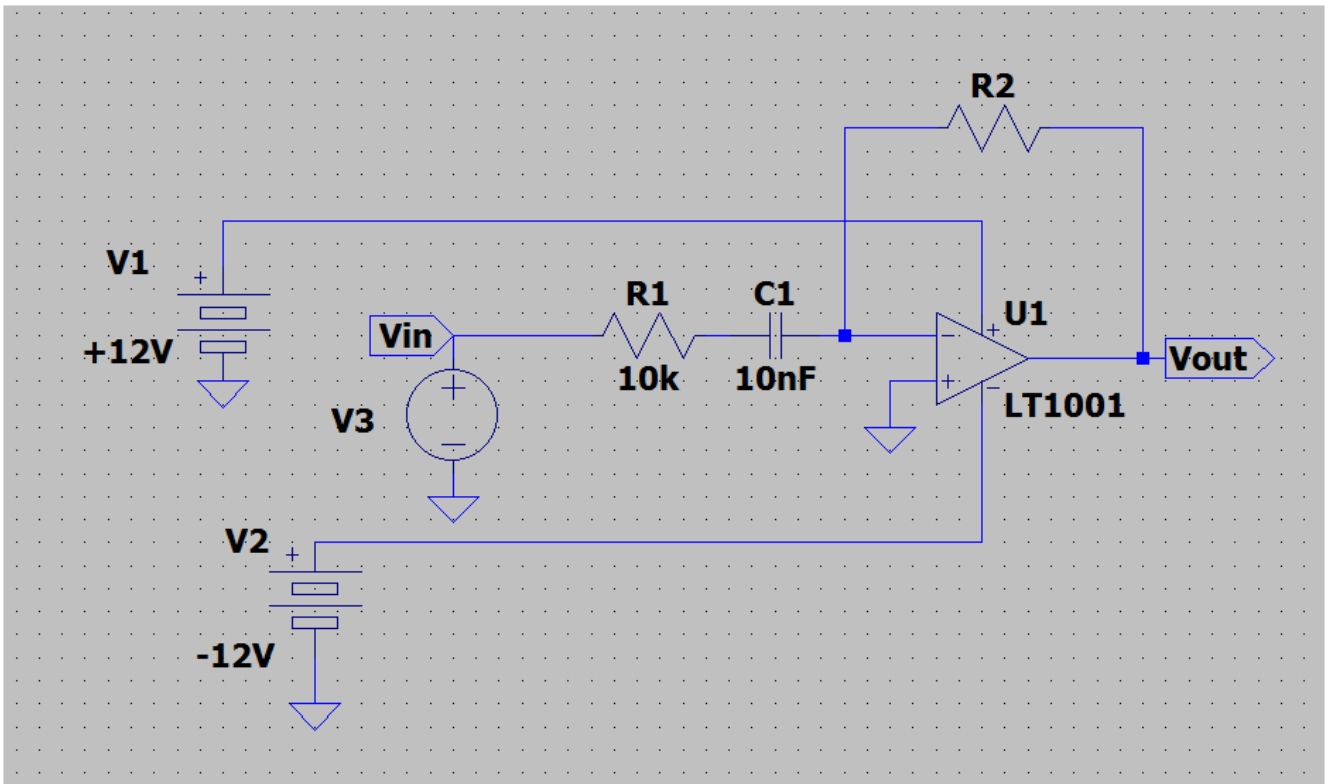
- Editez le schéma
- Réglez le générateur de tension tel que $V_e(t) = V \cdot \sin(2 \cdot \pi \cdot f \cdot t)$ avec $V = 100\text{mV}$ et $f=1\text{kHz}$ et définissez les paramètres d'une simulation temporelle sur une durée de 5 périodes de $V_e(t)$
- Effectuez cette simulation et observez les signaux $V_{in}(t)$ et $V_{out}(t)$
- Mesurez l'amplification A et comparez la valeur de A mesurée à celle calculée
- Donnez la valeur du déphasage des deux signaux
- Effectuez une nouvelle simulation pour tracer l'évolution de $G = 20\log(A)$ pour la variation de fréquence f comprise entre 10Hz et 1MHz
- Mesurez la valeur de la fréquence de coupure à -3dB , en utilisant deux curseurs.

On remplace R_2 par la valeur $R_2 = 47 \text{ k}\Omega$

- Relevez ensuite et tracez l'évolution de $G = 20 \cdot \log(A)$ pour la variation de fréquence f comprise entre 10Hz et 1MHz
- Mesurez de nouveau la fréquence de coupure à -3dB .
- Explicitez son **origine** ?

B-3 Montage Filtre Actif

Soit le montage suivant :



Etude théorique, utilisation du cours

- Donnez l'expression littérale en notation complexe de la fonction de transfert

$$A = \frac{V_{out}}{V_{in}}$$

- Donnez l'expression de son module et de son argument
- Quelle est la nature du filtre réalisé
- Calculez la valeur de R2 pour avoir une amplification égale à 10 dans la bande passante

Réalisation

- Editez le schéma
- Paramétrez une analyse fréquentielle pour tracer le diagramme de Bode de cette fonction de transfert dans le domaine fréquentiel 100Hz ; 1MHz
- Observez l'évolution de $G = 20\log(A)$
- Mesurez sur le tracé :

Le gain **G** dans la bande passante et en déduire la valeur **A** de l'amplification.

La fréquence de coupure basse et la fréquence de coupure haute

L'affaiblissement en dB/décade dans la ou les bande(s) atténuée(s)

- Explicitez l'origine de ces deux fréquences de coupures

ANNEXE : FICHE TECHNIQUE AOP LT1001



ABSOLUTE MAXIMUM RATINGS

(Note 1)

Supply Voltage	±22V
Differential Input Voltage	±30V
Input Voltage	±22V
Output Short Circuit Duration	Indefinite

Operating Temperature Range

LT1001AM/LT1001M (OBSOLETE) ..	-55°C to 150°C
LT1001AC/LT1001C	0°C to 125°C
Storage: All Devices	-65°C to 150°C
Lead Temperature (Soldering, 10 sec.)	300°C

PACKAGE/ORDER INFORMATION

<p>TOP VIEW OFFSET ADJUST -IN 2 +IN 3 V- (CASE) H PACKAGE METAL CAN $T_{JMAX} = 150^{\circ}C, \theta_{JA} = 150^{\circ}C/W, \theta_{JC} = 45^{\circ}C/W$</p>	ORDER PART NUMBER	<p>TOP VIEW V_{OS} TRIM 1 -IN 2 +IN 3 V- 4 8 7 V_{+} 6 OUT 5 NC N8 PACKAGE 8 PIN PLASTIC DIP S8 PACKAGE 8 PIN PLASTIC SO $T_{JMAX} = 150^{\circ}C, \theta_{JA} = 130^{\circ}C/W$ (N) $T_{JMAX} = 150^{\circ}C, \theta_{JA} = 150^{\circ}C/W$ (S)</p>	ORDER PART NUMBER
	LT1001AMH/883 LT1001MH LT1001ACH LT1001CH		LT1001ACN8 LT1001CN8 LT1001CS8
		S8 PART MARKING	
		1001	ORDER PART NUMBER
		J8 PACKAGE 8 PIN HERMETIC DIP $T_{JMAX} = 150^{\circ}C, \theta_{JA} = 100^{\circ}C/W$ (J)	LT1001AMJ8/883 LT1001MJ8 LT1001ACJ8 LT1001CJ8
OBSOLETE PACKAGE Consider the N8 and S8 Packages for Alternate Source		OBSOLETE PACKAGE Consider the N8 and S8 Packages for Alternate Source.	

Consult LTC Marketing for parts specified with wider operating temperature ranges.

ELECTRICAL CHARACTERISTICS

The ● denotes the specifications which apply over the full operating temperature range, otherwise specifications are at $T_A = 25^{\circ}C$. $V_S = \pm 15V$, unless otherwise noted

SYMBOL	PARAMETER	CONDITIONS	LT1001AM/883 LT1001AC			LT1001M/LT1001C			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	Note 2	LT1001AM/883 ● 7 15			● 18 60			μV
$\frac{\Delta V_{OS}}{\Delta Time}$	Long Term Input Offset Voltage Stability	Notes 3 and 4	● 0.2 1.0			● 0.3 1.5			$\mu V/month$
I_{OS}	Input Offset Current		● 0.3 2.0			● 0.4 3.8			nA
I_b	Input Bias Current		● ±0.5 ±2.0			● ±0.7 ±4.0			nA
e_n	Input Noise Voltage	0.1Hz to 10Hz (Note 3)	● 0.3 0.6			● 0.3 0.6			μV_{p-p}
e_n	Input Noise Voltage Density	$f_0 = 10Hz$ (Note 6) $f_0 = 1000Hz$ (Note 3)	● 10.3 18.0 ● 9.6 11.0			● 10.5 18.0 ● 9.8 11.0			nV \sqrt{Hz} nV \sqrt{Hz}
A_{VOL}	Large Signal Voltage Gain	$R_L \geq 2k\Omega, V_O = \pm 12V$ $R_L \geq 1k\Omega, V_O = \pm 10V$	● 450 800 ● 300 500			● 400 800 ● 250 500			V/mV V/mV
CMRR	Common Mode Rejection Ratio	$V_{CM} = \pm 13V$	● 114 126			● 110 126			dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 3V$ to $\pm 18V$	● 110 123			● 106 123			dB
R_{in}	Input Resistance Differential Mode		● 30 100			● 15 80			M Ω